

## 【特許請求の範囲】

【請求項1】 トランジスタの形成方法であって、

トランジスタの第1層を形成するために、第1溶剤中の溶媒から第1材料から析出し、乾いて、

第1材料が第1層中に溶解可能である一方で、該第1材料上に第2材料を析出することにより、トランジスタの第2層を形成し、該第2材料が、第1材料が実質的に溶解不能な第3溶剤中の溶媒からのものである方法。

【請求項2】 さらに該第2材料が第2溶剤中で溶解可能である一方で、第2材料上に、該第2材料が実質的に溶解不能な第3溶剤中の第3材料を析出して該トランジスタの第3層を形成する工程を有する請求項1に記載の方法。

【請求項3】 第1、第2溶剤のうちの1つが極性溶剤であり、第1、第2溶剤の別の1つが非極性溶剤である請求項1または2のいずれか1項に記載の方法。

【請求項4】 第1または第2材料のうちの1つが極性溶剤であり、第1、第2溶剤の別の1つが非極性溶剤である請求項1～3のいずれか1項に記載の方法。

【請求項5】 第2材料が誘電体であり、第1、第3材料の1つが導電性材料であり、該第1または第3材料の別の1つが伝導性材料である請求項2に記載の方法。

【請求項6】 第1、第2層の1つが、非極性溶剤中で溶解可能な非極性ポリマー層であり、第1、第2層の別の1つが、極性溶剤中で溶解可能な極性ポリマー層である請求項1～5のいずれか1項に記載の方法。

【請求項7】 非極性ポリマーと極性溶剤の相互作用パラメータDが5より大きい請求項6に記載の方法。

【請求項8】 非極性ポリマーと極性溶剤の相互作用パラメータDが1.0よりも大きい請求項6に記載の方法。

【請求項9】 非極性ポリマーと極性溶剤の相互作用パラメータDが1.5よりも大きい請求項6に記載の方法。

【請求項10】 極性ポリマーと非極性溶剤の相互作用パラメータDが5より

(42)公開日 平成15年6月10日(2003.6.10)

(51)Int. Cl. <sup>7</sup>	国際分類	P I	サブバ(参考)
H01L 21/28	2978	H01L 21/28	3.012
H01L 21/30	2979	H01L 21/30	4.104
H01L 21/32	2980	H01L 21/32	5.110
H01L 21/36	2978	H01L 21/36	6.27C

審査請求 未請求 予審請求済 有 (注 83 頁)

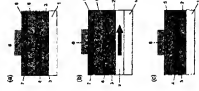
(71)出願人	特許出願番号	(72)発明者	(73)発明者	(74)代理人
トランジスタ株式会社	特表2001-518771(P2001-518771)	イギリス人	フランス人	イギリス人
(86) (22) 出願日	平成12年11月15日(2000.11.15)	イギリス人	フランス人	イギリス人
(85) 優先権主張日	平成14年6月15日(2002.6.15)	イギリス人	フランス人	イギリス人
(84) 優先権主張国	PCT/JP2000/04034	イギリス人	フランス人	イギリス人
(83) 優先権主張番号	WO01/04704.8	イギリス人	フランス人	イギリス人
(82) 発明者	平成12年6月15日(2000.6.15)	イギリス人	フランス人	イギリス人
(81) 発明者	9930127.6	イギリス人	フランス人	イギリス人
(80) 発明者	イギリス (GB)	イギリス人	フランス人	イギリス人
(79) 発明者	0309911.9	イギリス人	フランス人	イギリス人
(78) 発明者	平成14年7月15日(2002.7.15)	イギリス人	フランス人	イギリス人
(77) 発明者	イギリス (GB)	イギリス人	フランス人	イギリス人
(76) 発明者	0309911.9	イギリス人	フランス人	イギリス人
(75) 発明者	平成14年7月15日(2002.7.15)	イギリス人	フランス人	イギリス人
(74) 発明者	イギリス (GB)	イギリス人	フランス人	イギリス人

審査請求 未請求 予審請求済 有 (注 83 頁)

(54) 【発明の名称】 蒸着法による電子

(57) 【要約】

トランジスタを形成する方法であって、トランジスタの第1層を形成するために、第1の溶剤中の第1の材料を析出させ、次に、第1の溶剤中に溶解しうる第1の材料を析出させ、次に、第1の溶剤中に溶解しうる第1の材料を析出させ、次に、第1の溶剤中に溶解しうる第1の材料を析出させる。第1の溶剤は、第1の溶剤に対しては不揮発性である。



よりも大きい請求項6に記載の方法。

【請求項11】 陽性ポリマーと非陽性溶剤の相互作用パラメータDが1.5

よりも大きい請求項6に記載の方法。

【請求項12】 陽性ポリマーと非陽性溶剤の相互作用パラメータDが1.5

よりも大きい請求項6に記載の方法。

【請求項13】 第2、第3溶剤のうちの1つが陽性溶剤であり、第2、第

3溶剤の別の1つが非陽性溶剤である請求項3に記載の方法

。

【請求項14】 第2溶剤が、陽性および非陽性グループを含有した適度な陽性溶剤であり、第1、第3溶剤のうちの1つが、陽性グループのみを含有した陽性の高い溶剤である請求項2に記載の方法。

【請求項15】 第2ポリマー層が、適度な陽性溶剤中で溶解可能な適度な陽性ポリマー層であり、第1または第3ポリマー層のうちの1つが非陽性ポリマー層であり、前記第1または第3ポリマー層の別の1つが陽性ポリマー層である請求項14に記載の方法。

【請求項16】 非陽性ポリマーと適度な陽性溶剤の相互作用パラメータDが5よりも大きい請求項14に記載の方法。

【請求項17】 非陽性ポリマーと適度な陽性溶剤の相互作用パラメータDが10よりも大きい請求項14に記載の方法。

【請求項18】 非陽性ポリマーと適度な陽性溶剤の相互作用パラメータDが15よりも大きい請求項14に記載の方法。

【請求項19】 陽性ポリマーと適度な陽性溶剤の相互作用パラメータDが5よりも大きい請求項14に記載の方法。

【請求項20】 陽性ポリマーと適度な陽性溶剤の相互作用パラメータDが10よりも大きい請求項14に記載の方法。

【請求項21】 陽性ポリマーと適度な陽性溶剤の相互作用パラメータDが15よりも大きい請求項14に記載の方法。

【請求項22】 適度な陽性溶剤がアルコールである請求項14～21のいずれが1項に記載の方法。

【請求項23】 適度な陽性溶剤がアセチドである請求項14～21のいずれか1項に記載の方法。

【請求項24】 第1層が非陽性溶剤中で溶解可能であり、第2層が陽性溶剤であり、陽性層が、親水および親水性のグループを含有した適度な陽性溶剤中で溶解可能である請求項3に記載の方法。

【請求項25】 第3層が、陽性溶剤中で溶解可能である請求項24に記載の方法。

【請求項26】 第3層が非陽性溶剤中で溶解可能である請求項24に記載の方法。

【請求項27】 第3層がトランジスタの活性層である請求項24～26のいずれか1項に記載の方法。

【請求項28】 第1、第2層の1つが駆動トランジスタのソースおよびノードレイン電極層であり、第1、第2層の別の1つが駆動トランジスタの半導体層である請求項27の別の1つが駆動トランジスタの半導体層であり、第1、第2層の別の1つが駆動トランジスタの絶縁層である請求項1～27のいずれか1項に記載の方法。

【請求項29】 第2層の1つが駆動トランジスタの半導体層であり、第1、第2層の別の1つが駆動トランジスタの絶縁層である請求項1～27のいずれか1項に記載の方法。

【請求項30】 半導体層が共役ポリマーである請求項28または29に記載の方法。

【請求項31】 半導体層が共役ブロックポリマーである請求項28または29のいずれか1項に記載の方法。

【請求項32】 半導体層がブロックポリマーを有し、該ブロックポリマーが、少なくとも2つの共役原子価結合によってそれぞれリンクされた共役モノユニットの第1ブロックと、モノユニットの第2ブロックとを有し、前記ブロックポリマーが、3.0 eVまたは3.5 eVよりも大きな電子親和性を有する請求項28または29のいずれか1項に記載の方法。

【請求項33】 半導体層が、少なくとも2つの共役原子価結合によってそれぞれリンクされた共役モノユニットの第1ブロックと、モノユニットの第2ブロックとを有し、ブロックポリマーが、5.5 eV～4.9 eV

Vの範囲のイオン化電位を含んだブロックコポリマーを有する請求項28または29のいずれか1項に記載の方法。

【請求項34】 モノマーユニットの第1ブロックが、フルオレン誘導体、フェニレン誘導体、インデノフルオレン誘導体を含んだ1つまたはそれ以上のグループを有し、モノマーユニットの第2ブロックが、オキフェレン誘導体、トリアルルアミン誘導体、ベンゾジアゾール誘導体を含んだ1つまたはそれ以上のグループを有する請求項15または33のいずれか1項に記載の方法。

【請求項35】 半導体ポリマーがF8T2またはF3である請求項28または29のいずれか1項に記載の方法。

【請求項36】 半導体層が液晶共役ポリマーを有する請求項28または29のいずれか1項に記載の方法。

【請求項37】 液晶ポリマーをその液晶相に加熱する工程を有する請求項36に記載の方法。

【請求項38】 液晶ポリマーを基板上に整列させる工程を有する請求項36または37のいずれか1項に記載の方法。

【請求項39】 液晶ポリマーを整列させる工程が、整列した分子構造を告ひ層上に液晶ポリマーを付着させる請求項38に記載の方法。

【請求項40】 層を機械的に磨ることで、層の分子構造を整列する工程を有する請求項39に記載の方法。

【請求項41】 層を光学処理することで、層の分子構造を整列させる工程を有する請求項39に記載の方法。

【請求項42】 半導体層が光学的に透明であり、2.3eVよりも大きな、好ましくは2.5eVよりも大きな帯域ギャップを有する請求項28～24のいずれか1項に記載の方法。

【請求項43】 半導体層が、4.9eVよりも大きなイオン化電位を有する請求項28～42のいずれか1項に記載の方法。

【請求項44】 半導体層が5.1eVよりも大きなイオン化電位を有する請求項28～42のいずれか1項に記載の方法。

【請求項45】 半導体層が、3.0eVよりも大きな電子親和性を有する

請求項28～42のいずれか1項に記載の方法。

【請求項46】 半導体層が、3.5eVよりも大きな電子親和性を有する請求項28～42のいずれか1項に記載の方法。

【請求項47】 第1、第2層の1つがトランジスタの絶縁層であり、第1、第2層の別の1つがトランジスタのゲート絶縁層である請求項1～13のいずれか1項に記載の方法。

【請求項48】 第1、第3層の1つがトランジスタの絶縁層であり、第1、第3層の別の1つがトランジスタのゲート絶縁層であり、第2層がトランジスタの絶縁層である請求項2～13のいずれか1項に記載の方法。

【請求項49】 絶縁層が拡散バリア層である請求項48に記載の方法。

【請求項50】 拡散バリア層が非導性ポリマーを有する請求項49に記載の方法。

【請求項51】 拡散バリア層が非導性共役ポリマーを有する請求項49に記載の方法。

【請求項52】 拡散バリア層がポリフルオレン誘導体を有する請求項49に記載の方法。

【請求項53】 ポリフルオレン誘導体がF8、F8T2、またはTFBである請求項52に記載の方法。

【請求項54】 絶縁層が表面変層である請求項48～53のいずれか1項に記載の方法。

【請求項55】 第2層を析出する前に、第1層の表面を更なる工程を有する前体の請求項のいずれか1項に記載の方法。

【請求項56】 第1層の表面変層が、第1層上に第2材料を析出するべく、100°よりも小さい接触角度を提供するためのものである請求項55に記載の方法。

【請求項57】 第1層の表面変層が、第2材料を第1層上に析出するべく、80°よりも小さい接触角度を提供するためのものである請求項55に記載の方法。

【請求項58】 第1層の表面変層が、第1層上に第2材料を析出するべく

、60°よりも小さい接触角度を提供するためのものである請求項55に記載の方法。

【請求項59】 第1層の表面を変更する工程が、第1層の面の処理を有する請求項55～58のいずれか1項に記載の方法。

【請求項60】 第1層の表面を変更する工程が、第1層の表面への変性変材料の引出を有する請求項55～58のいずれか1項に記載の方法。

【請求項61】 表面変性材料が、適度な塩性溶剤中の溶液から析出されている請求項60に記載の方法。

【請求項62】 第1層が塗膜上に付着され、該方法が、第2または第3層の付着の前に、基板上に加熱する前出の請求項のいずれか1項に記載の方法。

【請求項63】 第1、第2、第3層の少なくとも1つが、インクジェット印刷によって形成される前出の請求項のいずれか1項に記載の方法。

【請求項64】 該トランジスタのソース、ドレイン、またはゲート電極がインクジェット印刷により形成されている請求項63に記載の方法。

【請求項65】 トランジスタが、伝導性ポリマーで形成されたソース、ドレイン、ゲート電極を有する前出の請求項のいずれか1項に記載の方法。

【請求項66】 電極が、光学的に透明な伝導性ポリマーで形成されている請求項65に記載の方法。

【請求項67】 伝導性ポリマーが、ポリマー性対イオンドバントを含む請求項65または66のいずれか1項に記載の方法。

【請求項68】 第1、第2層の1つの材料がPEDOT/PSSである前出の請求項のいずれか1項に記載の方法。

【請求項69】 トランジスタが、非放射の、または部分的に放射されたポリマーで形成された絶縁層を有する前出の請求項のいずれか1項に記載の方法。

【請求項70】 絶縁性ポリマーが、電気的および熱水性的グラブの両方を有し、適度な塩性溶剤中で溶解可能な請求項69に記載の方法。

【請求項71】 第1、第2層の材料の1つがPVPである前出の請求項のいずれか1項に記載の方法。

【請求項72】 トランジスタであって、

第1溶剤中で溶解可能な第1粘性層と、  
第1層と、第1材料が實質的に溶解可能な第2溶剤中で溶解可能な第2粘性層と、  
第2粘性層とを有するトランジスタ。

【請求項73】 第2粘性層が第1粘性層を覆い、第2材料が實質的に溶解可能な第3溶剤中で溶解可能な請求項72に記載のトランジスタ。

【請求項74】 第1、第2層の1つが、塩性溶剤中で溶解可能な塩性ポリマーを有し、第1、第2層の別の1つが、非塩性溶剤中で溶解可能な非塩性ポリマーである請求項72または73のいずれか1項に記載のトランジスタ。

【請求項75】 第2、第3層の別の1つが、塩性溶剤中で溶解可能な塩性ポリマーを有し、第2、第3層の別の1つが、非塩性溶剤中で溶解可能な非塩性ポリマーである請求項73に記述する請求項74に記載のトランジスタ。

【請求項76】 溶剤の1つがアルコールである請求項73に記述する請求項74に記載のトランジスタ。

【請求項77】 第1、第2層が、トランジスタのソースおよびまたはドレイン電極層であり、第1、第2層の別の1つがトランジスタの半導体層である請求項72～76のいずれか1項に記載のトランジスタ。

【請求項78】 第1、第2層の1つがトランジスタの半導体層であり、第1、第2層の別の1つがトランジスタの絶縁層である請求項72～76のいずれか1項に記載のトランジスタ。

【請求項79】 半導体層が形成されている材料がポリフルオレン誘導体である請求項77または78のいずれか1項に記載のトランジスタ。

【請求項80】 半導体層が、光学的に透明であり、2.3 eVよりも大きな、好ましくは2.5 eVよりも大きな帯域ギャップを有する請求項77～79のいずれか1項に記載のトランジスタ。

【請求項81】 半導体層が、4.9 eVよりも大きなイオン化電位を有する請求項77～79のいずれか1項に記載のトランジスタ。

【請求項82】 半導体層が、5.1 eVよりも大きなイオン化電位を有する請求項77～79のいずれか1項に記載のトランジスタ。

【請求項83】 半導体層がブロックコポリマーを有し、ブロックコポリマー

一が、少なくとも2つの共有原子価結合によってリンクされた共役したモノマーユニットの第1プロットと、モノマーユニットの第2プロットとを有し、第2プロットがポリマーが、3.0 eVまたは3.5 eVよりも大きな電子親和性を有する請求項77～79のいずれか1項に記載のトランジスタ。

【請求項84】 半導体層がプロックコポリマーを有し、プロックコポリマーが、少なくとも2つの共有原子価結合によってリンクした共役モノマーユニットの第1プロットと、モノマーユニットの第2プロットとを有し、第2プロットがポリマーが、3.0 eVまたは3.5 eVよりも大きな電子親和性を有する請求項77～79のいずれか1項に記載のトランジスタ。

【請求項85】 モノマーユニットの第1プロットが、フルオレン誘導体、フェニレン誘導体、インデノフルオレン誘導体を構成する1つまたはそれ以上のグループを有し、モノマーユニットの第2プロットが、チオフェン誘導体、トリアルキル誘導体、ベンゾアジアゾール誘導体を有する1つまたはそれ以上のグループを有する請求項66または67のいずれか1項に記載の方法。

【請求項86】 ポリフルオレン誘導体がP8 T2またはT2 Bである請求項79に記載のトランジスタ。

【請求項87】 半導体層が、4.9 eVよりも大きなイオン化電位を有する請求項77～86のいずれか1項に記載のトランジスタ。

【請求項88】 半導体層が、5.1 eVよりも大きなイオン化電位を有する請求項77～86のいずれか1項に記載のトランジスタ。

【請求項89】 第1、第2層の1つが、トランジスタの絶縁層であり、第1、第2層の別の1つがトランジスタのゲート電極層である請求項72～76のいずれか1項に記載のトランジスタ。

【請求項90】 第1、第3層の1つがトランジスタの絶縁層であり、第1、第3層の別の1つがトランジスタのゲート電極層であり、第2層が強トランジスタの絶縁層である請求項73～76のいずれか1項に記載のトランジスタ。

【請求項91】 絶縁層が低次元アリアールである請求項90に記載のトランジスタ。

【請求項92】 基板バリア層がポリフルオレン誘導体を有する請求項91

に記載のトランジスタ。

【請求項93】 ポリフルオレン誘導体がP8 T2またはT2 Bである請求項92に記載のトランジスタ。

【請求項94】 絶縁層が表面を更層である請求項90～93のいずれか1項に記載のトランジスタ。

【請求項95】 第1または第2層がインクジェット印刷によって形成される請求項72～94のいずれか1項に記載のトランジスタ。

【請求項96】 第3層がインクジェット印刷によって形成されている請求項73～94のいずれか1項に記載のトランジスタ。

【請求項97】 第1、第2、第3層の1つが低トランジスタのソース層であり、第1、第2、第3層の別の1つが、低トランジスタのドレイン層であり、第2、第3層の別の1つが低トランジスタのゲート層である請求項73～96のいずれか1項に記載のトランジスタ。

【請求項98】 第1、第2層の1つの材料がPEDOT/PPSである請求項72～95のいずれか1項に記載のトランジスタ。

【請求項99】 第1、第2層の1つの材料がPVPである請求項72～96のいずれか1項に記載のトランジスタ。

【請求項100】 トランジスタが光学的に透明である請求項72～99のいずれか1項に記載のトランジスタ。

【請求項101】 トランジスタが薄膜トランジスタである請求項72～100のいずれか1項に記載のトランジスタ。

【請求項102】 請求項72～101のいずれか1項に記載のトランジスタを備えた論理回路、基板またはメモリ装置。

【請求項103】 請求項72～101のいずれか1項に記載の回路のトランジスタの活性層にトリップスアレイを備えた論理回路、表示またはメモリ装置。

【請求項104】 少なくとも1つの表示素子が、光学的に透明な絶縁トランジスタによって切り換え可能である、複数の表示素子を備える表示装置。

【請求項105】 前記トランジスタが表示要素の後に配置されている請求項104に記載の表示装置。

【請求項106】 表示要素が、トランジスタによって切り換え可能な光學活性絶縁を有し、該トランジスタが、トランジスタの少なくとも1つの層を介して、通し穴内部に配置された伝導性材料の手段によって、光學活性絶縁と電気接続している請求項105に記載の表示装置。

# 【発明の詳細な説明】

## 【0001】

本発明は、常流処理された素子およびそのような素子形成する方法に関するものである。

## 【0002】

半導電性共有ポリマー導電トランジスタ (TFT) は、最近、プラスチック基板上に集積された安価な、論理回路 (C. Dury, et. al., *AA73*, 108(1998)) および高解像度アクティブマトリックスディスプレイの光電集積回路およびピクセルトランジスタスイッチ (H. Sirringhaus, et al., *Science* 280, 1741(1998), A. Dodabalapur, et al., *Appl. Phys. Lett.* 73, 142(1998)) の応用により、関心が持たれるようになった。ポリマー半導体および無機金属電極ならびにゲート誘電層を有する構成のトランジスタ素子では、高性能 TFT が実証された。フモルファスシリコン TFT の性能に匹敵できる電流の  $0.1 \text{ cm}^2/\text{Vs}$  および  $10^{-4} \sim 10^{-1}$  のオン・オフ電圧比の電荷キャリア移動性に到達した (H. Sirringhaus, et al., *Adv. Science in Solid State Physics* 39, 101(1999))。

## 【0003】

其後のポリマー半導体の薄い素子特性は、有機溶剤中において、ポリマーの溶解を促進することによって基板に形成することができた。したがって、この技術は、理想的には、安価で、領域が広く、可塑性のプラスチック基型に対して化学反応を起こさずな溶剤処理に適している。潜在的なコストおよび処理の容易さといった長所を十分利用するために、半導電性層、誘電層ならびに無電極層および内部接続部を含む素子の全構成要素が溶剤から析出されることが望ましい。

## 【0004】

全ポリマー TFT 素子および回路を製造するために、下記の主要な問題が解決されねばならない。

- 多層構造の一貫性：次の半導電性層、絶縁層および/または導電性層の溶剤塗布中に、その下にある層は、次の層の析出のために使用される溶剤によって溶解または膨張されるべきでない。もしも溶剤が下にある層の中に侵入された場合

、一般的にその層の増性の劣化を引き起こす増設が生じる。

— 電極を高分解能パターン化：明確に規定された内部抵抗およびチャネル長  $L \leq 10 \mu\text{m}$  を有する T1 チャネルを形成するための導電性層をパターン化する必要がある。

— T1 回路を製造するために、垂直内部抵抗領域（ビアホール）は、素子の異なる複数の層における複数の電極を電気的に接続するように形成される必要がある。

#### [0005]

WO 99/0939 A2 では、素子の次の層を析出するに先立って、溶液処理された層を不溶性の状態に変換することによって、全てのポリマーの T1 を製造する方法が実証されている。これは、下にある層の溶解および膨張の問題を解決している。しかしながら、この問題は、使用できる非導電性材料の選択を、小さく、かついくつかの点で望ましくない種類の前駆体ポリマーに限定してしまう。さらに、誘電体ゲート絶縁層の架橋結合は、誘電体層を貫通するビアホールの製造を困難にするので、機械的インテンシングのような技術が使用されている (WO 99/0939 A2)。

#### [0006]

本発明の1つの太陽によれば、トランジスタの製造方法を提供され、その方法は、トランジスタの第1層を形成するために、第1溶液中の溶液から第1材料から析出し、続いて、第1材料が第1溶液中に溶解可能な一方で、第1材料上に第2材料を析出することにより、トランジスタの第2層を形成し、第2材料が、第1材料が実質的に溶解可能な第2溶液中の溶液からのものである。

#### [0007]

より好ましくは、さらに第2材料が第2溶液中で溶解可能である一方で、第2材料上に、第2材料が実質的に溶解不能な第3溶液中の第3材料を析出して、第3材料の第3層を形成する工程を有する。

#### [0008]

また、第1、第2溶液のうちの1つが酸性溶剤であり、第1、第2溶液の別の1つが非酸性溶剤であることが好ましい。

#### [0009]

また、第1または第2材料のうちの1つが酸性溶剤であり、第1、第2溶液の別の1つが非酸性溶剤であることが好ましい。

#### [0010]

また、第2材料が誘電体であり、第1、第3材料の1つが半導体材料であり、第1または第3材料の別の1つが伝導性材料であることが好ましい。

#### [0011]

また、第1、第2層の1つが、非酸性溶剤中で溶解可能な非酸性ポリマー層であり、第1、第2層の別の1つが、酸性溶剤中で溶解可能な酸性ポリマー層であることが好ましい。

#### [0012]

また、非酸性ポリマーと酸性溶剤の相互作用パラメータ D が 5 よりも大きいことが好ましい。

#### [0013]

さらに、非酸性ポリマーと酸性溶剤の相互作用パラメータ D が 10 よりも大きいことが好ましい。

#### [0014]

さらに、非酸性ポリマーと酸性溶剤の相互作用パラメータ D が 15 よりも大きいことが好ましい。

#### [0015]

また、酸性ポリマーと非酸性溶剤の相互作用パラメータ D が 5 よりも大きいことが好ましい。

#### [0016]

また、酸性ポリマーと非酸性溶剤の相互作用パラメータ D が 15 よりも大きいことが好ましい。

#### [0017]

さらに、酸性ポリマーと非酸性溶剤の相互作用パラメータ D が 15 よりも大きいことが好ましい。

#### [0018]

また、第2、第3溶剤のうちの1つが極性溶剤であり、第2、第3溶剤の別の1つが非極性溶剤であることが好ましい。

【0019】

また、第2溶剤が、極性および非極性グループを含有した適度な極性溶剤であり、第1、第3溶剤のうちの1つが、極性グループのみを含有した極性の高い溶剤であることが好ましい。

【0020】

また、第2ポリマー層が、適度な極性溶剤中で溶解可能な適度な極性ポリマー層であり、第1または第3ポリマー層のうちの1つが非極性ポリマー層であり、前記第1または第3ポリマー層の別の1つが極性ポリマー層であることが好ましい。

【0021】

また、非極性ポリマーと適度な極性溶剤の相互作用パラメータDが5よりも大きいことが好ましい。

【0022】

さらに、非極性ポリマーと適度な極性溶剤の相互作用パラメータDが10よりも大きいことが好ましい。

【0023】

さらに、非極性ポリマーと適度な極性溶剤の相互作用パラメータDが15よりも大きいことが好ましい。

【0024】

また、極性ポリマーと適度な極性溶剤の相互作用パラメータDが5よりも大きいことが好ましい。

【0025】

さらに、極性ポリマーと適度な極性溶剤の相互作用パラメータDが10よりも大きいことが好ましい。

【0026】

さらに、極性ポリマーと適度な極性溶剤の相互作用パラメータDが15よりも大きいことが好ましい。

【0027】

また、適度な極性溶剤がアルコールであることが好ましい。

【0028】

または、適度な極性溶剤がセテートであることが好ましい。

【0029】

また、第1層が非極性溶剤中で溶解可能であり、第2層が極性溶剤であり、極性層が、親水性および疎水性のグループを含有した適度な極性溶剤中で溶解可能であることが好ましい。

【0030】

また、第3層が、極性溶剤中で溶解可能であることが好ましい。

【0031】

または、第3層が非極性溶剤中で溶解可能であることが好ましい。

【0032】

また、第2層がトランジスタの活性層であることが好ましい。

【0033】

また、第1、第2層の1つが駆トランジスタのソースおよびドレイン電極層であり、第1、第2層の別の1つが駆トランジスタの絶縁体層であることが好ましい。

【0034】

または、第1、第2層の1つが駆トランジスタの半導体層であり、第1、第2層の別の1つが駆トランジスタの絶縁体層であることが好ましい。

【0035】

また、半導体層が共役ポリマーであることが好ましい。

【0036】

または、半導体層が共役ブロックコポリマーであることが好ましい。

【0037】

また、半導体層がブロックコポリマーを有し、該ブロックコポリマーが、少なくとも2つの異なる原子価状態によってそれぞれリンクされた共役モノマーユニットの第1ブロックと、モノマーユニットの第2ブロックとを有し、前記ブロック



コポリマーが、3.0 eVまたは3.5 eVよりも大きな電子親和性を有することが好ましい。

【0038】

また、半導体層が、少なくとも2つの共置原子基結合によってそれぞれリンクされた共置原子鎖モノマーユニットの第1ブロックと、モノマーユニットの第2ブロックとを有し、ブロックコポリマーが、5.5 eV-4.9 eVの範囲のイオン化電位を含んだブロックコポリマーを有することが好ましい。

【0039】

また、モノマーユニットの第1ブロックが、フルオレン誘導体、フェニレン誘導体、インダノフルオレン誘導体を含んだ1つまたはそれ以上のグループを有し、モノマーユニットの第2ブロックが、チオフェン誘導体、トリアルキルアミン誘導体、ベンゾチアゾール誘導体を含んだ1つまたはそれ以上のグループを有することが好ましい。

【0040】

また、半導体ポリマーが872または723であることが好ましい。

【0041】

また、半導体層が液晶共役ポリマーを有することが好ましい。

【0042】

また、液晶ポリマーをその液晶相に加熱する工程を有することが好ましい。

【0043】

また、液晶ポリマーを昇熱上に整列させる工程を有することが好ましい。

【0044】

また、液晶ポリマーを整列させる工程が、整列した分子構造を含む層上に液晶ポリマーを付着させることが好ましい。

【0045】

また、層を機械的に撫することで、層の分子構造を整列する工程を有することが好ましい。

【0046】

または、層を光学処理することで、層の分子構造を整列させる工程を有するこ

とが好ましい。

【0047】

また、半導体層が光学的に透明であり、2.3 eVよりも大きな、好ましくは2.5 eVよりも大きな帯域ギャップを有することが好ましい。

【0048】

また、半導体層が、4.9 eVよりも大きなイオン化電位を有することが好ましい。

【0049】

また、半導体層が5.1 eVよりも大きなイオン化電位を有することが好ましい。

【0050】

または、半導体層が、3.0 eVよりも大きな電子親和性を有することが好ましい。

【0051】

または、半導体層が、3.5 eVよりも大きな電子親和性を有することが好ましい。

【0052】

また、第1、第2層の1つがトランジスタの絶縁層であり、第1、第2層の別の1つが該トランジスタのゲート電極層であることが好ましい。

【0053】

または、第1、第3層の1つがトランジスタの絶縁層であり、第1、第3層の別の1つが該トランジスタのゲート電極層であり、第2層が該トランジスタの絶縁層であることが好ましい。

【0054】

また、隔壁層が低散バリア層であることが好ましい。

【0055】

また、低散バリア層が非磁性ポリマーを有することが好ましい。

【0056】

または、低散バリア層が非磁性共役ポリマーを有することが好ましい。

【0057】

また、拡散バリア層がポリフルオレン誘導性を有することが好ましい。

【0058】

また、ポリフルオレン誘導体がP8、P8T2、またはTFBであることが好ましい。

【0059】

また、阻層が表面変更層であることが好ましい。

【0060】

また、第2層を折出す前に、第1層の表面を変更する工程を有することが好ましい。

【0061】

また、第1層の表面変更が、第1層上に第2材料を折出すべく、100°よりも小さい接触角度を提供するためのものであることが好ましい。

【0062】

または、第1層の表面変更が、第2材料を第1層上に折出すべく、80°よりも小さい接触角度を提供するためのものであることが好ましい。

【0063】

または、第1層の表面変更が、第1層上に第2材料を折出すべく、60°よりも小さい接触角度を提供するためのものであることが好ましい。

【0064】

また、第1層の表面を変更する工程が、第1層の面の変更を有することが好ましい。

【0065】

または、第1層の表面を変更する工程が、第1層の表面への表面変更材料の折出を有することが好ましい。

【0066】

また、表面変更材料が、過度な粘性溶剤中の溶液から折出されていることが好ましい。

【0067】

また、第1層が基板上に付着され、脱付法が、第2または第3層の付着の前、基板を加熱することが好ましい。

【0068】

また、第1、第2、第3層の少なくとも1つが、インクジェット印刷によって形成することが好ましい。

【0069】

また、該トランジスタのソース、ドレイン、またはゲート電極がインクジェット印刷により形成されていることが好ましい。

【0070】

また、トランジスタが、伝導性ポリマーで形成されたソース、ドレイン、ゲート電極を有することが好ましい。

【0071】

また、電極が、光学的に透明な伝導性ポリマーで形成されていることが好ましい。

【0072】

また、伝導性ポリマーが、ポリマー性対イオンバントを含んでいることが好ましい。

【0073】

また、第1、第2層の1つの材料がPEDOT/PSSであることが好ましい。

【0074】

また、トランジスタが、非共役の、または部分共役されたポリマーで形成された絶縁層を有することが好ましい。

【0075】

また、絶縁ポリマーが、親水性および疎水性のグループの両方を有し、過度な極性溶剤中で溶解可能であることが好ましい。

【0076】

また、第1、第2層の材料の1つがPVPであることが好ましい。

【0077】

一方、本発明のトランジスタは、第1層中で溶解可能な第1活性層と、第1層と、第1材料が実質的に溶解可能な第2層中で溶解可能な第2活性層とを有する。

#### 【0078】

また、第2活性層付近に第3活性層を備え、第2材料が実質的に溶解可能な第3層中で溶解可能なことが好ましい。

#### 【0079】

また、第1、第2層の1つが、酸性溶液中で溶解可能な酸性ポリマーを有し、第1、第2層の別の1つが、非酸性溶液中で溶解可能な非酸性ポリマーであることが好ましい。

#### 【0080】

また、第2、第3層の1つが、酸性溶液中で溶解可能な酸性ポリマーを有し、第2、第3層の別の1つが、非酸性溶液中で溶解可能な非酸性ポリマーであることが好ましい。

#### 【0081】

また、第1層の1つがアルコールであることが好ましい。

#### 【0082】

また、第1、第2層が、トランジスタのソースおよび/またはドレイン電極であり、第1、第2層の別の1つがトランジスタの半導体層であることが好ましい。

#### 【0083】

また、第1、第2層の1つがトランジスタの半導体層であり、第1、第2層の別の1つがトランジスタの絶縁層であることが好ましい。

#### 【0084】

また、半導体層が形成されている材料がポリシリコン誘導体であることが好ましい。

#### 【0085】

また、半導体層が、光学的に透明であり、 $2.3\text{ eV}$ よりも大きな、好ましくは $2.5\text{ eV}$ よりも大きな帯域ギャップを有することが好ましい。

#### 【0086】

さらに、半導体層が、 $4.9\text{ eV}$ よりも大きなイオン化電位を有することが好ましい。

#### 【0087】

さらに、半導体層が、 $5.1\text{ eV}$ よりも大きなイオン化電位を有することが好ましい。

#### 【0088】

また、半導体層がプロテコポリマーを有し、プロテコポリマーが、少なくとも2つの共有原子結合によってリングされに共役したモノマーユニットの第1ブロックと、モノマーユニットの第2ブロックとを有し、前記プロテコポリマーが、 $3.0\text{ eV}$ または $3.5\text{ eV}$ よりも大きな電子親和性を有することが好ましい。

#### 【0089】

また、半導体層がプロテコポリマーを有し、プロテコポリマーが、少なくとも2つの共有原子結合によってそれぞれリングした共役モノマーユニットの第1ブロックと、モノマーユニットの第2ブロックとを有し、前記プロテコポリマーが、 $5.5\text{ eV}$ ~ $4.9\text{ eV}$ の範囲のイオン化電位を有することが好ましい。

#### 【0090】

また、モノマーユニットの第1ブロックが、フルオレン誘導体、フェニレン誘導体、インデノフルオレン誘導体を含み、1つまたはそれ以上のグルーブを有し、モノマーユニットの第2ブロックが、チオフェン誘導体、トリアリルアミン誘導体、ペンタシアゾール誘導体を含み、1つまたはそれ以上のグルーブを有することが好ましい。

#### 【0091】

また、ポリフルオレン誘導体がFOT2またはTFDであることが好ましい。

#### 【0092】

また、半導体層が、 $4.9\text{ eV}$ よりも大きなイオン化電位を有することが好ましい。

【0093】

さらに、半導体層が、5.1eVよりも大きなイオン化電位を有することが好ましい。

【0094】

また、第1層、第2層の1つが、トランジスタの絶縁層であり、第1層、第2層の別の1つがトランジスタのゲート絶縁層であることが好ましい。

【0095】

または、第1層、第3層の1つがトランジスタの絶縁層であり、第1層、第3層の別の1つがトランジスタのゲート絶縁層であり、第2層が該トランジスタの隔壁層であることが好ましい。

【0096】

また、隔壁層が低散バリア層であることが好ましい。

【0097】

また、低散バリア層がポリフルオロオレフィン誘導体を有することが好ましい。

【0098】

また、ポリフルオロオレフィン誘導体がP8T2またはTPBであることが好ましい。

【0099】

また、隔壁層が表面変更層であることが好ましい。

【0100】

また、第1または第2層がインジウムジケルテト印画によって形成されていることが好ましい。

【0101】

また、第3層がインジウムジケルテト印画によって形成されていることが好ましい。

【0102】

また、第1層、第2層、第3層の1つが該トランジスタのソース層であり、第1層、第2層、第3層の別の1つが、該トランジスタのドレイン層であり、第1層、第2層、第3層の別の1つが該トランジスタのゲート層であることが好ましい。

【0103】

また、第1層、第2層の1つの材料がPEDOT/PSSであることが好ましい。

【0104】

または、第1層、第2層の1つの材料がPVPであることが好ましい。

【0105】

また、トランジスタが光学的に透明であることが好ましい。

【0106】

また、トランジスタが薄膜トランジスタであることが好ましい。

【0107】

また、上記いずれかのトランジスタを備えた隔壁回路、表示またはメモリ装置であることが好ましい。

【0108】

また、上記いずれかの複数のトランジスタの隔壁マトリックスアレイを備える隔壁回路、表示またはメモリ装置であることが好ましい。

【0109】

また、少なくとも1つの表示要素が、光学的に透明な薄膜トランジスタによって切り換え可能である、複数の表示要素を備える表示装置であることが好ましい。

【0110】

また、第1トランジスタが該表示要素の後ろに配置されていることが好ましい。

【0111】

また、表示要素が、トランジスタによって切り換え可能な光学活性範囲を有し、該トランジスタが、トランジスタの少なくとも1つの層を介して、通し穴内部に配置された伝導性材料の手段によって、光学活性範囲と電気接続していることが好ましい。

【0112】

次に、本発明は添付図面を参照して例として説明される。

【0113】

ここに示されている好ましい製造方法は、いずれの層も京瓷性形式に実装ある

いは染着されない全等微細液処理された薄膜トランジスタの製造を可能にする。このような素子の各層は、その溶液中からその層が析出される溶液中の溶剤によって溶解される形式のままであってもよい。下記に詳述されるように、これは、溶剤の原始的な付着により誘電体絶縁層を貫通するビアホールを製造を容易にする。

#### [0114]

このような素子は、例えば、1つまたはそれ以上の以下の構成素子を備える。

- パターニングされた導電性ソース・ドレインおよびゲート電極および内部接続。
- $0.01\text{ cm}^2/\text{Vs}$ より大きい荷電キャリア移動性を有する半導電性層および  $10^4$ より大きい高オン・オフ電流スイッチング比。
- 薄膜ゲート絶縁層。
- 不純物およびビタイン塩類による意図せぬドーピングから半導電性層および絶縁層を保護する拡散阻層。
- プリント技術によるゲート電極の高精度度パターンニングを可能とする表面改良層。
- 誘電体層を貫通して内部接続するためのビアホール。

#### [0115]

しかしながら、ここに記載した方法は、上に述べたすべての特徴を備える素子の製造に適用されるものでないことは理解できるであろう。

#### [0116]

第1実施例の素子の製造について図1を参照しながら説明する。図1の素子は、トップゲート構造を有するように構成された薄膜電界効果トランジスタ (TFT) である。

#### [0117]

導電性ポリマーポリエチレンジキチサフェン/ポリスチロルフォノート (PEDOT (0.5重量パーセント)/PS (0.8重量パーセント)) からなる水溶液をインクジェット印刷することによって、清浄した7059ガラス基板1の

上にソース・ドレイン電極2、3および電極と接触パッド (図示せず) との間の内部接続線を描き出させる。インクの変曲能力、粘度、および弾塑性に影響を与え、ためにメタル、エタノール、イソプロパノール、またはアセトンといった他の溶剤を添加してもよい。PEDOT/PSはバイエル社のもので提供されている ("Baytron P"として入手できる)。インクジェット (IJP) プリントは圧電型のものである。これは精密二次元変換および駆動電圧が備え付けられており、総じて印刷される複数のパターンを相互に位置合わせをすることを可能にしている。インクジェットプリント (IJP) ヘッドは電圧バブルにより駆動される。1滴につき  $0.4\text{ ng}$  という典型的な面含有量の液滴を噴出するための適切な駆動条件は、バブル高さ  $20\text{ V}$ 、立ち上がり時間  $10\text{ }\mu\text{s}$ 、および立ち下り時間  $10\text{ }\mu\text{s}$  により達成される。ガラス基板上で乾燥された後、液滴は典型的な直径  $50\text{ }\mu\text{m}$  および典型的な間隔  $500\text{ }\mu\text{m}$  の PEDOT のドットを形成する。

#### [0118]

ソース・ドレイン電極のインクジェット印刷 (IJP) は空気中で行われる。その後、サンプルは不活性雰囲気グローブボックスシステム内に搬送される。そして、基盤は、ポリフルオレンポリマーの場合の混合キシレンといった、後に活性半導電性層の析出に使用される有機溶剤中でスピン乾燥される。基盤はその後、不活性雰囲気において  $200^\circ\text{C}$  で  $20$  分間アニールし、PEDOT/PS電極中の残留溶剤およびその他の揮発性物質を除去する。そして、スピニングにより、厚さ  $200\text{--}1000\text{ }\text{\AA}$  の活性半導電性ポリマー4の薄膜を析出させる。(negarexular) ポリ-3-ヘキシルチオフェン (P3HT) などのものでさまざまな半導電性ポリマー、ポリ-9,9'-ジオクチルフルオレン-コ-デカフルオレン (FBT2) などのポリフルオレンコポリマーが使用されてきた。FBT2は、空気中でゲート電極を析出中に良好な安定性を示すため好ましい溶剤である。無水混合キシレン (NMI) 社により購入した) 中の FBT2 の  $5\text{--}10\text{ mg}/\text{ml}$  溶液を  $1500\text{--}2000\text{ }\mu\text{m}^2$  のスピンドットをスピンコートする。P3HTの場合は、混合キシレン中の1重量パーセント希液を使用した。下記にある PEDOT 電極はキシレンのような無極性有機溶剤には溶解しない。そして、図1は、イソプロパノールまたはメタノールといった、後にゲート絶縁層5の析出に使用される溶剤中でスピン乾燥される。

## 【0119】

その後、アニーリング工程を行って半導電性ポリマーの荷電伝導特性を向上させることができる。高い温度で液体結晶相を示すポリマーとするために、液体-結晶転移より高い温度でアニーリングすることによってポリマー鎖の向きを互いに平行なものとすることができる。F8T2の場合、275～285℃で5～20分間不活性な雰囲気中にてアニーリングを行う。次に、サンプルを急速に室温で焼入して鎖の向きを凍結させ、アモルファスガラスを形成する。アライマー層のない平面ガラス基板上にサンプルを調整する場合、ポリマーには、向きがランダムないくつかの液体-結晶ドメインがTFTチャネル内に存在するマルチドメイン構造を採用する。F8T2が液体-結晶相からの焼入れによってガラス状態で調整されているトランジスタ素子は、約  $5 \cdot 10^{-3} \text{ cm}^2/\text{Vs}$  の移動度を示す。この値は、スピニングしている状態のF8T2膜を熱処理して測定した場合の移動度よりも大抵以上である。析出したままの素子もまた、より高いターンオン電圧  $V_i$  を示す。これは、部分的に結晶化している析出したままの相と比較して、ガラス相の局所的な電子トラップ状態の密度が低いことである。

## 【0120】

ポリマー鎖がトランジスタチャネルと平行に一様配列されている単一ドメイン状態中でポリマーを調整すると、典型的には3～5層のより改変した移動度を得ることができる。これは、機械的にラビングされたポリイミド層（図1（b）の参照番号9）などの適切なアライメント層によってガラス基板をコーティングするによりポリイミド層のラビング方向と一様に平行に配列されている。これに存在するポリイミド層のラビング方向と一様に平行に配列されている。これにより、ラビング方向に改変される。このようなプロセスは、出願中のわれわれの米国特許出願第9914891号により詳細に記載されている。

## 【0121】

半導電層を析出したあと、下に存在する半導電性ポリマーが溶解しない極性溶剤からのポリヒドロキシチレン（ポリビニルフェノール（PVP）とも呼ばれている）の溶液をスピニングすることによってゲート絶縁層5を析出す

る。溶剤の耐ましい選択としてはメタノール、2-プロパノールまたはアクリノールのようなアルコールがあげられ、これらにおいてはF8T2のような非極性ポリマーの溶解性が例外的に低く調整しない。ゲート絶縁層の厚さは300nm（溶液濃度は30mg/ml）から1.3μm（溶液濃度は100mg/ml）の間にあり、水中のポリ-ビニルアルコール（PVA）、ブチルセテ-2-エチルセテ-2-メタクリレート（PMMA）、またはプロピレングリコールメチルエーテルアセテートなどの溶解度の要件を満たすその他の絶縁性ポリマーおよび溶剤を使用してもよい。

## 【0122】

次にゲート絶縁層6をゲート絶縁層5上に析出させる。ゲート絶縁層はゲート絶縁層5の上に直接プリントしてもよい（図1（c）を参照のこと）、または、表面改質、塩化リチウムまたは絶縁との相溶性などのプロセス上の理由により、1つ以上の中間層を介させてもよい（図1（a）および（b）を参照のこと）。

## 【0123】

図1（c）のようにより厚い素子を形成するために、PEDOT/PSSゲート6をPVP絶縁層5の上に直接プリントしてもよい。基板は空気中でインクジェット印刷（CIP）ソリューションに製造され、再びここでPEDOT/PSSゲート絶縁層が使用液からプリントされる。下に存在するPVPゲート絶縁層は、PEDOT/PSSゲート絶縁層のプリント中に導電性の完全性が保証されるよう中では低い溶解度を有する。PVPは極性ヒドロキシ基の密度が大きいが、超非極性ポリスチレン類似の特性を有するためその水中溶解度は低い。同様に、PMMAは水に溶解しない。図2は、F8T2半導電性層、PVPゲート絶縁層、およびインクジェット印刷（CIP）されたPEDOT/PSSソース-ドレインおよびゲート絶縁層を備えるインクジェット印刷（CIP）TFTのは導電性を示す。素子特性は標準試験中にで測定する。一連の測定をそれぞれ上層する（上向き）の三角形 および下層する（下向きの三角形）ゲート電圧によってそれぞれ示す。特性は、PEDOT/PSS（Gytron P）の調整したのバッチ（a）および1年経った古いバッチ（b）から製造した素子に関するものである。トランジスタの移動度はつきりとして見取れるが、素子は正のしきい値電圧  $V_{th} > 10 \text{ V}$  をもったった非真実な電圧を示す一方、析出金ソース-ドレインおよび



に相分離する傾向がある。その他、非極性比溶解度を導くようなO1プラズマに長時間露光することにより表面を親水性にすることも可能である。TFP膜の性能を損なうことのない過電圧プラズマ処理は、50 Wの強度の13.5 MHzのO1プラズマに12秒間露光することである。

#### [0129]

アルコキシル含有する配合剤（インプロパノール、メタノールなど）のようにより極性の低い溶剤からゲート電極がプリントされる場合は、非極性比溶解度の上の表面改質層は必要でない。

#### [0130]

層シーエンスの安定性は、極性および非極性溶剤からポリマー材を交互に析出することに依存する。第2の層の析出に使用される溶剤中の第1の層の溶剤度は体積当り0.1重量パーセント未満であることが望ましく、好ましくは体積当り0.01重量パーセント未満である。

#### [0131]

溶剤の溶解性の基準は、極性の程度を定量化できるヒルデブランド溶解度パラメータを用いて定量化できる(D.M. van Krevelen, Properties of polymers, Elsevier, Amsterdam (1990))。それぞれのポリマー（溶剤）の溶解度係数は3つの特性パラメータ $\delta$ 、 $\delta^*$ 、 $\delta_H$ によって記述される。これらのパラメータは分散相互作用、極性、および溶剤のポリマー（溶剤）分子間の共有結合相互作用を特徴づけている。これらのパラメータの値は、ポリマーの異なる電荷基からの寄与(contributions)を足すことによって分子構造がわかれば計算できる。これらはもっとも一般的ポリマーによって一貫とすることができ、しばしば $\delta$ と $\delta_H$ を組み合わせさせて $\delta^* = \delta^* + \delta_H$ とすることができ。

#### [0132]

混合の自由エネルギー $\Delta G_m = \Delta H_m - T \Delta S_m$ によって得られる。この式において $\Delta S_m > 0$ は混合のエントロピーであり、 $\Delta H_m = V \cdot \phi_1 \cdot \phi_2 \cdot (\delta_1^* - \delta_2^*)^2 + (\delta_1^* - \delta_2^*)^2$ である（V：体積、 $\phi_1$ 、 $\phi_2$ ：混合物中のポリマー（P）/溶剤（S）の体積分率）。この式により、ポリマー（P）は $\delta_H$ の値が小さいほど、すなわち、 $D = ((\delta_1^* - \delta_2^*)^2 + (\delta_1^* - \delta_2^*)^2)$ 、

$\delta^*$ が小さいほど、溶剤（S）により溶けやすくなることが期待される。おおよそこの基準として、もし相互作用パラメータDが約より小さいと、ポリマーは溶剤に溶解する。もしDが5-10の間にあれば、しばしば溶剤が懸濁される。もしDが10より大きいと、ポリマーは実質的に溶剤には溶解せず懸濁も発生しない。溶着加工したTF膜において十分に急な面を得るためには、従って、それぞれのポリマー層および次の層の溶剤の値Dが約10より大きいことが望ましい。このことは、半導体性ポリマーおよびゲート電極体の溶剤において特に重要である。FRTZおよびビシプロパノール（ブチルセテート）の場合、おれわれはDを約16（12）と見積もる。

#### [0133]

いくつかの基子構成について、全体の多層構造は、主に極性基を含有し水のより高極性の溶剤に溶解するポリマーと、極性基をわずかに含有しないかまたはまったく含有せずキシレンのような非極性溶剤に溶解するポリマーと層々に交互に置ねるによって構成される。この場合、ポリマー層および次の層の溶剤の $\delta$ が異なるため相互作用パラメータDは大きなものとなる。例として、PEDOT/PSSの高極性ソース・ドレイン電極、FRTZなどの非極性半導体層、水溶液から析出されたポリニルアルコールなどの高極性ゲート誘電体層、一連の層の析出を可能とする層間として働くITRの非極性分散層層、およびPEDOT/PSSソース・電極を備えるトランジスタ素子があげられる。

#### [0134]

しかしながら、単一の誘電体層によって分離された非極性半導体層および極性ゲート電極層を備えることはしばしば便利である。この一連の層はまた、高極性および非極性ポリマー層の間に挟持された中間極性溶剤から析出された中間極性ポリマー層を用いることによって可能である。中間極性ポリマーは、極性および非極性基の両方を含有し、高極性溶剤には実質的に溶解しないポリマーである。これに類似して、中間極性溶剤は極性および非極性基の両方を含有するが、非極性ポリマーには実質的に溶解する。溶解度パラメータの点からみると、中間極性溶剤は溶解度パラメータ $\delta$ が下に存在するポリマーの値とは大きく異なるものとして記述できる。この場合、たとえ溶剤の極性溶解度パラメータ $\delta$ 。（3、



[illegible]

ためには、酸素または水による酸化しないアービニングに対する良好な安定性を伴ってポリマー半導体を使用することが重要である。

#### [0140]

良好な熱安定性および高い移動度を達成するために好ましいタイプの材料は、通常の順に並んだ、および/またはBブロックを含有するA-B両性ロッドブロックポリマーである。適切なAブロックとしては構造的に良好に定着された、高いバンドギャップを有する2型型順(acceptor)である。これらはホモポリマーとして、5.5 eVより大きいイオン化ポテンシャルおよび良好な熱安定性を有する。適切なAブロックの例としては、フルオレン誘導体(米国特許5,777,070)、インデノフルオレン誘導体(S. Setayesh, *Macromolecules* 33, 2016(2000))、フェニレンまたは2型フェニレン誘導体(C. Grimes et al., *Adv. Mat.* 7, 292(1995))があげられる。適切なBブロックとしては、バンドギャップがより低く、酸素または酸素といった親和原子を含有し、ホモポリマーとして5.5 eV未満のイオン化ポテンシャルを有する正孔型送部(acceptor)があげられる。正孔型送Bブロックの例としては、トランジスタのチャネル長さ、ソース/ドレインとゲートとの間のオーバーラップはできるだけ小さく、すなわち典型的には数 $\mu\text{m}$ でなければならない。もっとも重要な手法は、これらなる、トランジスタ回路の動作速度は1 $\mu\text{s}$ にはは比例するからである。このことは移動度が比較的低い半導体層については特に重要である。

#### [0141]

その他の適切な正孔型送ポリマーとしては、アルコシまたはフッ素化炭素を持つポリオプテノンなどの、イオン化ポテンシャルが5 eVより大きいポリオプテノン誘導体のホモポリマーがある(B.D. McCullough, *Advanced Materials* 10, 93(1998))。

#### [0142]

正孔型送半導体ポリマーの代わりに、可溶性電子送材料もまた使用できる。これらの材料は、酸素などの親和原子環状化合物がキャプトラップとして働くことを防止するために、3 eVより大きく、好ましくは3.5 eVより大

きという高い電子親和性を必要とする。適切な材料としては、溶液溶法プロセス可能電子転送小分子半導体(H. E. Katz, et al., *Nature* 404, 478(2000))および電子空乏フッ素化炭素を有するポリオプテノン誘導体があげられる。構造的に良好に定着された、5.5 eVより大きいイオン化ポテンシャルを有する2型型順(acceptor)および/またはBブロックの例としては、フルオレン誘導体(米国特許5,777,070)、インデノフルオレン誘導体(S. Setayesh, *Macromolecules* 33, 2016(2000))、フェニレンまたは2型フェニレン誘導体(C. Grimes et al., *Adv. Mat.* 7, 292(1995))があげられる。電子転送Bブロックの例としては、ペンタラカラルポキシジギミド誘導体(H.E. Katz et al., *Nature* 404, 478(2000))、およびフッ素化チオフェン誘導体があげられる。

#### [0143]

回路回路を動作させるために、トランジスタのチャネル長さ、ソース/ドレインとゲートとの間のオーバーラップはできるだけ小さく、すなわち典型的には数 $\mu\text{m}$ でなければならない。もっとも重要な手法は、これらなる、トランジスタ回路の動作速度は1 $\mu\text{s}$ にはは比例するからである。このことは移動度が比較的低い半導体層については特に重要である。

#### [0144]

このような高移動度バウアーニングは、現行のインクジェットプリント技術で達成することができない。現行のインクジェットプリント技術は、最新のインクジェット印刷(IJP)技術をもってしても10~20  $\mu\text{m}$ の特徴サイズに限定されている(図6)。もしより高速の動作およびより密な特性パッキングを必要とするなら、より精密な特徴解像度を可能とする技術を採用しなければならぬ。以下に述べる技術は、インク基面相互作用を利用してインクジェット滴着を基板表面に閉じ込めるものである。この技術は、従来のインクジェット印刷で達成できるチャネル長さよりもはるかに小さいチャネル長を達成するために利用することができる。

## 【0145】

この間に込め技術は、基板に析出される材料を精密な解像度で析出することと可能とするために利用することができる。基板の表面をまず最初、その選択された部分において析出される材料が出現引きつけられまた比較的にじかれたようにするために処理する。例えば、基板を前パターンニングしてある領域は部分的に親水性としその他の領域を部分的に疎水性としてもよい。高い解像度および/または精密な位置合わせにより行われる前パターンニング工程により、その後析出を正確に位置させることができる。

## 【0146】

前パターンニングの実施例の1つを図7に示す。図7は図1(c)に示すの素子の製造を示すものであるが、とくにチャネル長さが精密となっている。図1(c)と同じ構造の実装は同じ参照番号となっている。図7(a)は前パターンニングされた基板の製造方法を示している。図7(b)は前パターンニング後に基板への印刷およびインク閉じ込めを示している。

## 【0147】

ソース・ドレイン領域2、3を析出する前に、薄層ポリイミド層10を絶縁シート11上に形成する。このポリイミド層は最後にパターンニングされ、ソース・ドレイン電極が形成される場所から除去される。この除去工程は、精密な特定領域および/または正確な位置合わせを可能にするためにフォトリソグラフィ工程によって行うことが可能である。このようなプロセスの一例として、ポリイミドをフォトレジスト11の層で覆う。フォトレジストはフォトリソグラフィによってパターンニングすることで、ポリイミドを除去するべき場所からフォトレジストを除去することが可能である。次に、フォトレジストが酸性を示すプロセスによってポリイミドを除去する。そして、フォトレジストを除去することによって正確にパターンニングされたポリイミドを残すことができる。ポリイミドを還元理由は、それが比較的に親水性である皮膜、ガラス基板上に比較的親水性であるからである。次の工程で、ソース・ドレイン電極を形成するためのPEDOT材料をインクジェット印刷によって親水性ポリイミド領域12上に析出する。インクの滴落がガラス基板上に広がって親水性ポリイミド領域10に行き当たると、インクのはじけはじけはため

## 【0148】

この間に込め効果により、インクは親水表面領域12だけに析出され、ギャップが小さくトランジスタチャネル長さが10 $\mu$ m未満の高精細度パターンを定義することができる(図7(b))。

## 【0149】

ポリイミドを除去できる、またはポリイミドの除去後に比表面積を高めるために利用することのできるプロセスの一例を、図7(a)に示す。ポリイミド層10およびフォトレジスト11は酸蒸気プラズマに露光される。酸蒸気プラズマは、厚膜(1.5 $\mu$ m)フォトレジスト層よりも厚く薄膜(500Å)ポリイミド層をエッチングする。ソース・ドレイン電極領域の露光された後のガラス基板12はフォトレジストを除去する前にO<sub>2</sub>プラズマに露光されることによって非常に親水性を増す。ポリイミドの除去中に、ポリイミドの表面をフォトレジストによって保護し親水性のままである点を確保するべきである。

## 【0150】

必要に応じて、ポリイミドの表面をさらにCF<sub>4</sub>プラズマに露光することによってより親水性を高めることができる。CF<sub>4</sub>プラズマはポリイミド表面をフッ素化し、親水正のガラス基板とは相互作用しない。このようなならざるプラズマ処理はフォトレジストを除去する前に行うことができ、この場合は、ポリイミドパターン110の側面のみがフッ素化される。またはレジストを除去したあとに行うこともできる。

## 【0151】

O<sub>2</sub>プラズマ処理前70.9ガラス上の水中におけるPEDOT/PSの浸潤角は、ポリイミド表面上の接触角が $\theta_{ps} = 70 \sim 80^\circ$ であるに比較して $\theta_{ps} = 20^\circ$ である。フッ素化ポリイミドの水中におけるPEDOT/PSの浸潤角は $120^\circ$ である。

## 【0152】

上で述べたようにPEDOT/PSが次第から前パターンニングされたポリイミド層上に析出される場合、たとえばチャネル長さが数 $\mu$ mでしかなくともPEDOT/

PSSインクはソース・ドレイン電極領域に閉じ込められる (図7 (b))。

#### 【0153】

インク溶液を容易に閉じ込めるために、インク溶液の運動エネルギーはできるだけ小さく維持する。溶液の大きさが大きいほど運動エネルギーが大きくなり、そして広がっていく溶液が導電性層に込め構造を「無視」して裏層する導電性領域にあらわれる可能性が大きくなる。

#### 【0154】

好ましくはインク溶液13の析出は、溶液の中心とポリミド境界との間の距離dで導電性基板上12上に行われる。一方で、dは十分に小さく、広がるインクは境界に到達してPEDOT層がポリミド境界まで全域に亘って広がるようにしなければならない。他方、dは十分に大きく、急速に広がるインクが導電性基板上に「あふれ」出ないようにしなければならない。このことにより、TFT装置領域に「あふれ」出ないポリミド領域110上にPEDOTが析出される危険性が増加し、ソースおよびドレイン電極の面で短絡が発生する場合がある。固体含有率が0.4 massのPEDOT溶液を0.7 μm処理された7059ガラス上に、2つの連続する溶液の間の横方向ピッチを12.5 μmとして析出する場合には、dが30~40 μmという値が選んでいることがわかった。dの最低値は基板上の導電性上に析出ピッチ、すなわちそれ後析出される溶液の間の横方向距離、溶液が析出される頻度、および溶液の乾燥時間に左右される。

#### 【0155】

トランジスタのチャネル長を定義するための導電性層に込められるのは第2の層を提供してもよい。この層は、後にトランジスタのチャネルに半導電性ポリマーを析出する際の位置合わせテンプレートとして利用である。ポリミド層110を機械的にトリミングまたはフォトリソライメントし、次いで、液体・結晶半導性ポリマー4の単一ドメインアライメントを提供するためのアライメント層として利用することができる (図1 (b))。

#### 【0156】

ゲート電極6も、ゲート電極が析出される溶液を引き寄せおよびけ表面領域を提供するゲート絶縁層5上には形成されたパターンニング層14によって、同

じように限定することができる。パターンニングされた層6はソース・ドレインパターンに対して位置合わせすることにより、ソース/ドレインおよびゲート電極間の重畳領域を最小にできる (図7 (c))。

#### 【0157】

ポリミド以外の物質は事前パターン化層として使用することができる。フォトリソグラフィ以外の他の精密な事前パターン化技術も使用することができる。図8は比較的水性層および水性層の構造の能力を明示しているインクジェット・プリント法によって析出された液状「インク」を説明している。図8はポリミド1の薄片を含む基底の光学顕微鏡写真を示し、この薄片は相対的に導電性になるように上述したように処理され、また露出ガラス基板12の大きい領域は相対的に導電性になるように上述したように処理される。ソースおよびドレイン電極となるPEDOT物質は、薄片110に接近するライン2および3の二重の波溝ラウンドからなるインクジェット・プリントによって析出される。インクジェット物質が強いコントラストを示しているが、析出物質の端面2および3の下面に終った形態に見え、この析出物質は薄片の厚み $\sim 5 \mu\text{m}$ まで降り下げて薄片10によって固定されている。

#### 【0158】

図9はポリミド薄片10の近傍におけるインクジェット析出プロセスの写真である。この装置は透明基盤の下方に取り付けられたストロボカメラで撮影されたものである。ポリミド・パターン10のエッジは白線として見るることができる。インクの溶液21は、インクジェット・ヘッド220のノズルから放出され、またポリミド薄片10から距離dだけ離れたその中央に析出する。このような現象は、薄片パターン10に関するインクジェット析出の正確な位置アライメントを使用することができる。またパターン層を使用して局部アライメント・プロセスを自動化するのに使用される (以下を参照)。

#### 【0159】

図10および11は、図7cに示されたように形成された出力特性および駆送特性を示すともに、上述した差動回路処理によって規定されたそれぞれ20 μmと7 μmのチャネル長を有している。いずれの場合においても、チャネル長

Wは3mmである。図10(a)は20 $\mu$ m素子の出力特性を示している。図10(b)は7 $\mu$ m素子の出力特性を示している。図11(a)は20 $\mu$ m素子の転送特性を示している。図11(b)は7 $\mu$ m素子の転送特性を示している。7 $\mu$ m素子は小さいソース・ドレイン電圧で低漏れ電流を飽和形重にある限定出力カクダクタンスを伴う準静的チャネル動作を示す。短チャネル・素子の移動度とON-OFFの電流比は、上述した長チャネル・素子のそれと類似している。すなわち、 $\mu = 0.05 - 0.01 \text{ cm}^2/\text{Vs}$ であり、また  $I_{\text{on}}/I_{\text{off}} = 10^4 - 10^7$ である。

#### [0160]

インク印配は導電性と親水性表面上の固着特性の差の結果であり、また微細線形成態の存在を要しない。上述の実例において、ポリイミド・フィルムは厚の薄く(500Å)作ることができ、これは液状にあるインクジェット溶液のサイズよりもずっと薄く(数マイクロメートル)。従って、基板の導電パターンを製作する際の技術は、パターン化自己集合単分子層(SAM)でガラス基板の面を機能化するように適用することができる。例えば、SAMはトリフルオロプロピルトリメチルシリレンのような親水性アルキルまたはフルオロ基あるいはアルコキシ基を含んでいる。SAMはシャドウ・マスクを介して紫外線露光(UV, Sugitani et al., Langmuir 2000, 885(2000))あるいはマイクロコンタクト・プリンタ(Brittain et al., Physics World May 1998, p.3D)のような適切な技術によってパターン化することができる。

#### [0161]

基板の事前パターン化は、TFTの層の析出の前に実行される事前パターン化のようになされた処理層または容易に採用できる。従って、広範囲のパターン化およびプリンタ技術が使用でき、活性ポリマー層の低下の信頼性なしに高解像度事前パターンを発生させることができる。

#### [0162]

同様の技術が、ゲート電極の前出前にゲート絶縁層の面ないし表面修正層を事前パターンするのに適用でき、小さい重なり容量を達成する。図7(c)に示したように、ゲート電極6はパターン層14によって規定される。この層の断面パ

パターン化の一つの可能な実施例は、オクタデシルトリクロシランのようなクロシランまたはメトキシ・シランを含む自己集合単分子層(SAM)のマイクロ・リソグラフィ・パターン化法である。これらの分子は、これが表面上の水層基な化学的に結合し、また表面親水性にするSiO<sub>2</sub>またはガラス基板の表面上に安定した単分子層を形成する。PPまたはPMMAのようなゲート誘電体単分子(ポリマー)の表面上に同様の単分子層を形成できることを発明者は見つけた。これはPP表面上の水層基な分子の場合のためであると思われる。SAMコート親水性領域によって取り巻かれたソース・ドレイン電極により、両者のほより小さい小さいオキ・トラップを伴う細い親水性ラインからなる表面自由エネルギー・パターンは、軟ドリフト・スタンプ上層によって容易に規定される。このスタンプ上層は、下層にあるソース・ドレイン電極に関してスタンプ・パターンを一致させるために光学顕微鏡またはマスク・ライナの下のに実行することができる。導電性水性ポリマー・インクが頂部に析出されるときに、析出が自己集合単分子層によって規定された細い親水性ラインに限定される。この方法において、パターン化されていないゲート電極層上の通常のライン幅より小さくされるよりもより細いライン幅とすることができ、これによりソース・ドレイン対ゲートのオキ・トラップ容量の低減となる。

#### [0163]

事前パターン化された基板の助けにより、TFTおよびその説明されたピエゾ・膜製造工程に基づいて高解像度面を製造することができる。

#### [0164]

広いエリアに亘るトランジスタ回路を製造するための決定的な条件の一つは、基板の上に亘るパターンの面に関するがみとアラメントである。適切な整合の達成は、広いエリアに亘ってがみを呈する可溶性基盤において特に困難である。連続したマスク・レベルは、もはや下層のパターンとオキ・トラップしない。ここで開次のマスク・レベルは、もはや下層のパターンとオキ・トラップしない。ここで開発された高解像度インクジェット・プリント基板は、可溶性(プロセス)基板上において最も広いエリアに亘って正確な整合を達成するのに適している。なぜなら、インクジェット・ヘッドの位置が基板上のパターンに関して自動的に

調整することができるからである。(図9)。この局所的アライメント工程は、フイーバード機構と密着して、インクジェット・ヘッドの位置を修正する図9の技術的パターンのような映像を使用するパターン認識技術を使用して自動的に可能である。

#### [0165]

上述したタイプの要素を使用する多重ランスタスタ機構回路を形成するために、ビアホールを形成して要素の群みを通して直接内部接続されることが望ましい。これはこの種の回路が特にコンパクトに形成されることになるからである。このような内部接続を形成する一つの方法は、次に説明するような選択形成ビアホールを使用するものである。この方法は上述したTFTの蒸着処理層がまったく不導性形態で塗布されないという特徴の利点を有する。これが溶剤の局部所出によるビアホールの開口を制御する。

#### [0166]

溶剤形成ビアホールを形成するために(図12(a))、適切な溶剤29の一数量が、層の頂部上と局所的に所出され、ここにビアホールが形成される。溶剤はホール形成される下層を溶解することのできるものが選択される。ビアホールが形成されるまで、溶剤は着速乾燥層によって覆い隠される。溶解層がビアホールの開口面上に所出される。溶剤のタイプおよびそれを新出する方法については、慣例の適用によって選択される。しかし、4つの好ましい観点としては:

1. 溶剤および処理条件は、溶剤が蒸発されるかそうでなければ容易に除去されることであり、これによって鋭く処理を妨げることなく、かつ要素を溶解し、または不溶に溶解しないものである;
2. 溶剤はTFTのような選択された処理によって所出され、これによって溶剤の正確に制御された量が基板上的型塗布所に正確に適用できる;および
3. ビアホールの直径が溶剤溶解の蒸着能力と基板を照らす溶剤の能力に制限を受ける;および
4. 溶剤は、電気的接続が行われる下層を溶解しない。

#### [0167]

図12(a)は、図1(c)に示した一般的なタイプの部分的に形成されたト

ランスタスタ・要素上のメタノール溶剤(溶剤当り20nmを含む)溶液29の析出を示す。図12(a)の部分切片は、1.3μm厚のPVP膜層28、FET2半導体層27、PEDOT層26およびガラス基板25を含んでいる。本例において、乾燥PVP層を貫通するビアホールを形成することが望ましい。メタノールはPVPを容易に溶解させる能力のために、すなわち、鋭く処理工程を妨げないように容易に蒸発し、さらにPVPに対する確立する溶解特性を有しているために溶剤として選択される。本例においてビアホールを形成するために、インクジェット (IJ) プリントヘッドは、ビアホールを形成したい基板上の位置に移動させる。従って、必要数の適切なサイズのメタノール溶液が、ビアホールが完成されるまで、インクジェット(IJ)プリントヘッドから滴下される。連続する液滴間の間隔は、メタノールが要素の層を溶解する比率と一致するように選択される。各液滴は、次の液滴が所出される前に完全に、あるいはほぼ完全に蒸発されるのが望ましい。ビアホールは下部の無活性半導体層に到達したときに、インクジェット工程が停止されて下層が露出されないように注意しなければならない。インクジェット工程は、エタノール、ブタノールまたはアクトンのような他の溶剤も使用することができる。高い純度を達成するために、単一の溶剤溶液の所出によってビアホールを完成することが望ましい。300nm厚のフィルムと、300μmの直径を有する溶液とに対して、これを達成するには容積当たり1〜2重量%より高い溶剤中での高い溶解性を必要とする。単一の溶液を伴うビアホールの形成を必要とする場合は、より高い純度がさらに望まれる。PVPの場合において、25℃での粘度を有する1、2ジメチル-2-イミダゾリジオン(DI)を使用することができ、

#### [0168]

図12(b)は、ビアホールの位置にランスタスタでメタノールの溶液を滴下する効果を示す。右側のパネルは、1、3および10個の液滴を滴下した後の要素の顕微鏡写真を示す。左側のパネルは、形成されたビアホールを横切る同じ要素のアダック (Dektek) 重プロファイル測定結果を示す。(ビアホールの位置は、横して各パネル中央位置「V」で示す。) 液滴が同じ位置に連続して滴下されると、クレータがPVPフィルムに開けられる。このクレータの深さは連続す

る液滴の形成に伴って大きくなり、また約半量の液滴の後、下にあるF812層の表面がわくわくした。溶解されたPP物質がピアホルルの側面や壁管内に析出された。ピアホルルの直圧は、液滴のサイズによって制御された5.0  $\mu\text{m}$ 程度である。このサイズは論理回路および大規模な面積のディスプレイのような多数の適用に適している。

#### [0169]

ピアホルルの直圧は、インクジェット印刷の液滴のサイズによって決定される。ホルルの直圧は、液滴の直圧に正比例して制御された(図12を参照)。側面の外圧は第1液滴のサイズと拡張によって決定され、また溶解されたポリマー層の厚みとは比例関係である。高所側面ディスプレイのようなより小さいホルルが必要とされる適用の場合、より小さい液滴サイズが使用される場合においてさえ、あるいは高所側面が適切な技術によって非揮発性化して上述した表面上の液滴を制御することができる。他の適用も使用できる。

#### [0170]

表面プロファイル測定結果から、ピアホルルの形成が物質を溶解させ、またピアホルルのエッジに移動させ、ホルルは溶滴が蒸発された後に残っていることが分かる(図12(b)のWで示す)。注意しなければならないのは、移動された物質(図12(b)に示されたよりもより円らかな形状となり、表面形質のよりよい複製に要するスケーラとなる図12(b)をプロットしたものである(これは $\mu\text{m}$ 単位であり、YはA単位である)。

#### [0171]

ピアホルル形成のメカニズム、すなわち物質の側面への移動は、物質の含まれている乾燥液滴のコアクト、ライン(溶解線)がピン留めされた場合に生じる周知のキャピラリーシムレーションに似ていると考えられる。ピン留め作用は、例えば表面の荒さまたは化学的不均質のために発生する。注意しなければならないのは、優れた溶滴の析出は常に乾燥中に表面荒さを発生させることである。溶滴が蒸発するとき、毛細管流は乾燥線近くで溶滴蒸発と置換されるために発生する。乾燥線近傍におけるより大きい表面バブル出現のためにより多くの溶滴が乾燥線近傍で蒸発する。毛細管流の速度は、典型的な拡散速度に比較して大きく、例え

ば物質が液滴のエッジに凝縮され、また溶滴の析出がリム近傍のみで発生し、乾燥液滴の中心には発生しない(R.D. Deegan et al., Nature 389, 827 (1997))。溶滴の直圧は、側面の形成されるよりも溶滴の乾燥時に全エリアに亘ってポリマーの好ましい均一な析出となる傾向にある。理論的に予測できるのは、毛細管流の速度  $V$  ( $r$ ) ( $r$ : は中心からの距離;  $R$ : 液滴の半径) は、 $(R-r)^{-1}$  に比例し、ここに  $\lambda = (\pi - 2\theta) / (2\pi - \theta)$  である。従って、 $V$  が  $\lambda$  の増大に伴って増加すると、接触角度  $\theta$  が小さくなる。従って、エッジにおける析出量はより発生すればするほど、ますます接触角度は小さくなる。

#### [0172]

従って、ピアホルルの開口のために、重要なことは(a) 初期液滴の接触線はピン留めされること、(b) 溶解されるべきポリマーの頂上の液滴の接触角度は十分小さいこと、および(c) 溶滴の蒸発は、ポリマー-溶質拡散が解凍できるくらい十分速いことである。PVP上のIPAの場合において、接触角度は  $12^\circ$  程度であり、また溶滴は一様に1 s未満内の乾燥である。

#### [0173]

接触角度が小さくならなければならないほど、液滴内部の毛細管流の速度がますます速くなる。すなわち、側面の形成がますます速くなる。しかし、一方において、接触角度が小さくならなければならないほど、液滴直径がますます大きくなる。従って、解凍の速いより小さい側面を伴うより小さい直径のピアホルルを達成する最適な接触角度が存在する。優れた溶滴に対するより大きい接触角度を達成するために、基板の表面が、例えば溶滴のより大きい区別性を持った自己集合層一層によって処理される。この自己集合層一層は、溶滴の析出が小さいエリアに限定されるために、例えば基板表面および親水性面領域を溶解するようにパターン化される。

#### [0174]

ピアホルルの形成およびエッチング事は、満ちられる溶滴の液滴、液滴が析出される側面、および基板を溶解する能力である半と比較して溶滴の蒸発率の組み合わせによって調整することができる。析出の発生される環境および基板の温度は蒸発率に影響する。溶滴に対して不溶性またはゆっくり溶解する物質の層が溶滴の浸食を制御するのに使用することができ、

## 【0175】

TFIの層シーケンシングが、交互にある層性質から構成されているので、明確な階段でエッチングを停止するように層厚および層数の組み合わせを選択することが可能である。

## 【0176】

ビアホールを介して接続を実行するために、導電層がその上に析出され、これによってビアホール内に充填され、またビアホールの一部で物質と電気的接続がなされる。図13(a)は図12(a)に示したタイプの素子を示す。上述したビアホールの形成後に、全電極25の形成工價が含まれている。

## 【0177】

図13はカーブ30でPEDOT電極5とPVPゲート絶縁層28の頂部に析出された導電層29内で測定された電流・電圧特性を示す。ビアホールの直径は50 $\mu\text{m}$ であった。比較するために、カーブ31は、ビアホールが頂部電極と下部電極間のオーバラップ領域に配置されていない標準サンプルを示す。特性は、ビアホールを通過する電流が、ビアホールの存在しないゲート絶縁層部を通過する層抵抗値よりも数倍高い大きさであることをはっきり示している。ビアホールを通過する測定電流はPEDOT電極の導電性によって限定され、個々のPEDOT電極の導電性を実行することによって知ることでできる。ビアホールの抵抗値によって限定されず、ビアホールの抵抗値、R<sub>0</sub><500k $\Omega$ である。

## 【0178】

図12に示す上述したビアホールを形成する方法は、拡散バリアなしに空乏層タイプの素子(図1(c)に示したような)に対して、また、拡散バリアがビアホールの開口後に析出される素子に直接適用可能である。図14(a)は、ビアホールが形成され、かつゲート電極が拡散バリア層に介在せずに析出された素子を示す。図14(b)は、ビアホールの形成後、拡散バリアポリマー7がゲート電極6の析出面に形成された同様の素子を示す。この場合において、拡散バリア層はビアホール抵抗R<sub>0</sub>を最小にするために種々の電圧伝導特性を呈することが必要である。最適な拡散バリアは図5(a)に示したようなTFIの層厚である。

## る。

## 【0179】

均一な低い層抵抗が必要とされる場合、半導電性層がビアホールサイトでも除去される。これは拡散バリアが形成された後で実行されるのが好ましい。拡散バリア7と半導電性ポリマー4は、これらに対して優れた溶剤のインクジェットプリント(IDP)析出によって局所的に溶解され、本例においてはキシレンである。半導電性物質および絶縁物質のために優れた溶剤を混合することにより、両層は同時に溶解される。ゲート電極の析出に続いてこれが行われる素子を図14(c)に示す。

## 【0180】

溶剤の混合物は、溶解されるべき層上の溶剤混合物の浸蝕角度を大きくすることによってビアホールの直径を小さくするのに使用することができる。

## 【0181】

ビアホールの内部接続の形成、従って、導電性物質を析出してブリアジする別の方法は、下部にある層全体を局所的に修正することができる物質を局所的に析出して、これらを導電性にするものである。一例として導電性ドーパントを含む溶剤の局所的1JP析出を一つの層またはいくつかの層に拡張できる。これは図14(d)に示され、ここで領域32はドーパントで処理されることによって導電性とした物質を含んでいる。このドーパントはN、N'-ジフェニール-N-ビス(3-メチルジフェニル)-(1,1'-ビフェニル)-4,4'-ジアミンのようなトリアリルアミン(TPD)のような小さい共役分子である。ドーパントは拡散ケースとして加えられるのが好ましい。

## 【0182】

PVP導電性層を介するビアホール形成の方法はTFIのゲート電極を、例えば図15に示したようなロジック・インバータ・素子のために必要とされるときに下部にある層内のソースまたはドレイン電極に接続するのに使用することができる。同様のビアホール接続はほとんどのロジック・トランジスタ回路に必要とされる。図16は図15(b)に示された二つの骨格オプ・トランジスタ・素子で形成されたエンハンスメントロード・インバータ・素子の特性をプロットしたものである。



ある。二つのトランジスタのためのチャネル長との比 ( $W/L$ ) の異なる比率を有する二つのインバータを示す (プロット 3.5 は 3 : 1 の比、プロット 3.6 は 5 : 1 である)。出力電圧は、入力電圧がロジック・ロウからロジック・ハイに変化すると、ロジック・ハイ (-20 V) からロジック・ロウ (0 V) 状態まで変化する。インバータの利得、すなわち、特性の最大傾斜は 1 より大きく、これはロジック・オウンレートのより大きな利得の製造を容易にするための必要条件である。

#### [0183]

上記に記述されるようなピアホールは、さらに、異なる層における内部接続層イン間には電気接続を設けるのに使用されることができ、複数の電子回路のためには、マルチレベル内部接続機構が必要とされている。これは、内部接続部 7 とは、導電性領域から析出される異なる導電層 70、71 とのシナクタンクを配置することによって作られることができる (図 1.5 (d))。ピアホール 73 は、次に、自動エッチングを備える内部接続ラインを用いて、上記に記述される方法で形成されることが可能である。

#### [0184]

導電性導電層の例は、PV などの導電ポリマー (70) や、ポリスタレンなどの無圧縮導電ポリマー (71) である。これらは、弾性荷重および無圧縮導電から別の方法で析出されることが可能である。ピアホールは、基板上に導電層がエッチストップピンク層を備えている頂、それぞれの導電層のための良導電の層部析出によって開かれることが可能である。

#### [0185]

上記に記述されるタイプの素子の素子のために物質および析出プロセスを選択する際には、各層が、直接に導電をなす層を実質的に消滅しない溶媒から析出される場合、大きな利得が得られることが可能であることを心に留めておくべきである。この方法で、連続する層が、溶媒処理によって作られることが可能である。このような物質およびプロセスのステップの選択を簡素化する 1 つの方法は、上記に記述される層部析出のために明示されるように、無圧縮導電および無弾性溶媒から別の方法で 2 つ以上の層を析出しようと意図するものである。この方法において

て、溶剤層、導電層、半導電性層、絶縁層などを含有する多層素子は、容易に形成されることが可能である。これにより、基礎をなす層の溶解および溶解の問題を回避することが可能である。

#### [0186]

上記に記述される素子の構造、物質およびプロセスは、単なる例示である。それらは変更されてもよいことは明らかである。

#### [0187]

図 1 に示されるトップゲート構造と異なる他の素子の構造が使用されてもよい。別の例は、図 1.7 に示されるよりスタンダードなポトムゲート構造であり、それには、必要とされる場合、拡散バリア 7 および表面保護層 8 を組み込むことも可能である。図 1.7 において、類似の部分は、図 1 と同じ符号である。異なる層が連続した構造を有する他の素子構造も使用されることができ、トランジスタ以外の素子も、類似の方法で形成されることができる。

#### [0188]

PEDOT/PSS は、溶媒から析出されることが可能ならぬ導電性ポリマーに置き換えられることができる。例としてはポリアニリンやポリピロールが挙げられる。とはいへ、PEDOT/PSS のいくつかの電力的な特徴は、(a) 本質的な低抵抗率を有する導電による不溶物、(b) 良好な湿気安定および空気中における安定性、および (c) 効率のよい正孔電荷キャリアインジェクションを可能とするコンスタントな導電性ポリマーのイオン化がテンシタルに十分マッチされる 5、14 eV の仕事関数である。

#### [0189]

効率のよい電荷キャリアインジェクションは、特に、チャネル長さ  $< 10 \mu m$  を有するショートチャネルトランジスタ素子に極めて重要である。このような素子において、ソースドレイン接触抵抗効果は、小さなソースドレイン電圧のための I/V 傾斜を制限することがある (図 1.0 (b))。比較可能なチャネル長さの素子において、PEDOT/PSS / ドレイン電極からのインジェクションは、無膜のゴールド電極からのインジェクションよりも一層効率的なよいことが分かった。これは、半導電性層の十分にマッチされるコンスタントなイオン化ポテンシャルを有する重

合によるソース／ドレイン電極が、前記の電体物質より好ましいということを示している。

#### [0190]

水溶液 (Gyotoku P) から析出される PEDOT/PSS の導電率は、およそ  $0.1-1.5 \text{ S/cm}$  である。最大  $10.0 \text{ S/cm}$  の高い導電率は、溶媒の混合 (イソプロパノールと N-メチルピロリドン (NMP)) とを含有する Bayer CFP 10ST) を含有する組成で得られることが可能である。後者の場合、組成の溶媒組成を合わせる必要がある。溶媒組成の溶媒組成と融点があることに注意を払う必要がある。一層シークエンスの溶解度必要条件と融点があることに注意を払う必要がある。一層に高い導電率を必要とする用途には、液体中の金属無機酸の溶媒組成の溶媒組成と融点があることに注意を払う必要がある。一層に高い導電率を必要とする用途には、液体中の金属無機酸の溶媒組成の溶媒組成と融点があることに注意を払う必要がある。

#### [0191]

ここに記述されるプロセスおよび素子は、溶液で処理したポリマーで作られる素子に制限されるものではない。回路、あるいは、ディスプレイ素子 (下記を参照) における TFT および/または内部接続部の導電性電極のいくつかは、例えば、コロイド状サスペンションのプリンティングによって、あるいは、事前パターン形成した基板に電気を蓄積することによって析出されることが可能な無機素体から形成されることができ、すべての層が、溶液から析出されない素子において、素子の 1 つ以上の PEDOT/PSS 部分は、真空析出または、真空析出プロセスによって形成されることができ、と置き換えられることができる。

#### [0192]

半導体層は、さらに、別の溶液で処理するのに適した半導体性物質に置き換えられることができる。可能な限り、可溶化物質を有する小さな共役分子 OLG, Lapidum, et al., J. Am. Chem. Soc. 120, 66(1998)、溶液から自己集合される半導体性有機-無機ハイブリッド物質 (C. R. Kagan, et al., Science 286, 946(1999)、あるいは、C. S. O'Neil 氏などの溶液で析出した無機半導体 B. A. Ridley, et al., Science 286, 746(1999)) が例として挙げられる。

#### [0193]

電極は、インクジェットプリンティングと異なる他のテクニクによって作ら

ーン形成されることがある。適切なテクニクとして、ソフトリトグラフプリンティング (J. A. Rogers et al., Appl. Phys. Lett. 75, 1010(1999); S. Brittain et al., Physics World May 1998, p. 31)、スクリーンプリンティング (W. O. 09/10039 参照)、あるいは、メッキ、あるいは、導電性金属領域および導電性表面領域を有するパターン形成した基板の簡単なディフュージョンが挙げられる。インクジェットプリンティングは、特に、基底抵抗でパターン形成する大きなエリアに、特に、フレキシブルなプラスチック基板に適していると考えられている。

#### [0194]

ガラスシートの代わりに、1 つまたは複数の素子は、Perspex などの別の基板物質に、あるいは、ポリエーテルサルホンなどのフレキシブルなプラスチック基板に析出されることができ、このような物質は、シート形状が好ましく、ポリマー物質であることが好ましく、そして、透明および/またはフレキシブルであるのがよい。

#### [0195]

素子および回路のすべての層およびコンポーネントは、溶液処理およびプリンティングテクニクによって析出され、かつ、パターン形成されることが好ましいが、半導体層などの 1 つ以上のコンポーネントは、さらに、真空析出テクニクによって析出、および/またはフォトリソグラフィックプロセスによってパターン形成されてもよい。

#### [0196]

上に記述されるように作られる TFT などの素子は、1 つ以上のこのような素子が互いにおよび/または他の素子と一体化されることが可能な一層層間回路あるいは素子の一部分である。適用の例として、論理回路およびディスプレイあるいはメモリ素子のためのアクティブマトリックス回路構成、あるいは、ユーザ一度動作するマトリックス回路などが挙げられる。

#### [0197]

論理回路の基本コンポーネントは、図 15 に示されるインバータである。基板の上のすべてのトランジスタが、逆変タイプが、あるいは、異変タイプかのいずれ

かである場合、3つの可能な構造が可能である。空乏負荷インバータ(図15(a))は、通常、(図1(c))および(図3)である素子に選し、そして、エンバンスメント-負荷構造(図15(b))は、通常オフトランジスタ(図1(a)および(図4))に使用される。2つの構造は、それぞれ、負荷トランジスタおよびそのソースのゲート電極とドレイン電極との間にピアホールを必要とする。別の構造は、抵抗負荷インバータ(図15(c))である。抵抗負荷インバータの素子は、負荷抵抗器のような適切な長さおよび導電率の薄く、狭いPEDOT層をプリンティングすることによって作られることが可能である。PEDOTの導電率を測定することによって、例えば、PEDOTに対するPSSの割合を増加することによって、抵抗器の長さは最小にされる可能性がある。0.4のPEDOT/(PEDOT+PSS)重量比を有するBaytron® PEDOT/PSSの導電率は、析出されたフィルムで、およそ $2 \text{ S/cm}$ であると同定された。N<sub>2</sub>雰囲気下で20分間280°Cでアニリングすることによって、導電率は、 $2 \text{ S/cm}$ に増加した。PSSで溶液を希釈することによって、導電率は、マクニチュートだけ減少されることができた。0.04のPEDOT/(PEDOT+PSS)重量比では、 $10^{-1} \text{ S/cm}$ の導電率が、280°Cでアニリング後測定された。50 MΩの抵抗を有する抵抗器は、およそ $60 \mu\text{m}$ の幅と $500 \mu\text{m}$ の長さを有するPEDOTのラインをインクジェットプリンティングすることによって作られた。

#### [0198]

開発された異なるインクジェットプリンティングコンポーネント、すなわち、トランジスタ、ピエゾホール内部接触部、抵抗器、キャパシタ、マルチ層内部接触構造などは、直接プリンティングおよび溶液処理の組み合わせによって一体化した電子回路を作るために一体化されることが可能である。インクジェットプリンティングは、横方向パターン形成が必要とされるすべての処理ステップに使用されることが可能である。上記に記述される簡単なインバータ回路は、一層複雑な論理回路のための基礎単位である。

#### [0199]

上記に記述されるような非流延膜TFTsは、適切な回路が図18(a)に示されている液晶(LCD)ディスプレイ、あるいは、適切な回路が図18(b)に示さ

れている電気流動ディスプレイ(B. Comiskey et al., Nature 394, 253(1998))などのアクティブマトリックスディスプレイ;および、発光ダイオードディスプレイ(OH. Sirringhaus, et al., Science 280, 1741(1998))のピクセルスイッチングトランジスタとして;あるいは、ランダムアクセスメモリ(RAM)などのメモリ素子のアクティブマトリックスアドレス指定エレメントとして使用されることである。図18(a)および(b)では、トランジスタ1および/またはT2は、上記に記述されるようなトランジスタから形成されることがである。機能部40は、電圧および電流供給パルスを有するディスプレイ、あるいは、メモリエレメントを意味している。

#### [0200]

LCD、あるいは、電気流動ディスプレイの電圧を制御するための可能な素子構造の例は、図19に示され、ここでは、類似の部分は図1と同じ符号である。図19の図面において(例えば、図7、図14および図17のように)、ゲート絶縁層は、図1(a)におけるように、直接バリアおよび/または表面変更層を含有するマルチ層構造を含んでいる。

#### [0201]

図18を参照すると、TFTのソースおよびゲート電極2、3は、アクティブマトリックスのアクティブライン44とアドレス指定ライン43とに接続され、それは、長さ全長にわたって導電率を維持するために、異なる導電性物質から作られている。TFTのドレイン電極3は、さらに、ピクセル電極41で覆われている。ピクセル電極は、図19におけるように異なる導電性物質から形成されることができ、電荷キャリアインジェクションよりはむしろ電界の応用による素子において、この電極41が、液晶インクあるいは電気流動インクなどの直接コンタクト、ディスプレイエレメント40にあることは必要とされない。この構造において、TFTおよび内部接続ラインによって占められるトータルピクセルエリアは、導電率バナーチャを達成して、ディスプレイエレメント40とデータおよびアドレス指定ライン43、44の信号との間のポテンシャルクロストークを減少するために、小さく提供される必要がある。

#### [0202]

図19 (b) の構造は、一層構造である。とはいえ、ピクセルエリアの全ピクセルあるいは大部分は、TFおよび内部接続ラインのために使用可能であり、そして、ディスプレイエレメントは、ピクセル電極41によって、ゲータライン44およびアドレス指定ライン43の信号からシールドされている。この構造の作製は、ピクセル電極41をTFドレイン電極3に接続するために、逆偏の電極42と導電性物質44が充填されるピエゾルを必要とする。ピエゾルは、上記に記述されるプロセスによって作製されることが可能である。

#### [0203]

この構造において、アパーチャ比が、最小とされることが可能であり、かつ、100%プロローチングをすることができるとに留意していただきたい。この構造は、さらに、ここで作られるような全ポリマーTFが、可視スペクトル範囲において大いに透過するもので、伝えることが可能なLEDディスプレイなどのバックライトを有するディスプレイ適用に使用されることが可能である。図20は、FRTポリマーTFにおいて製造される多量取スペクトルを示し、そこでは、ポリマー連鎖が、高解像度プリンティング用の要素パターン形成層としても作用するポリイミドアライメント層に堆積された高導電性半導電性ポリマーを一軸に整列させている。その要素は、FRTと比較的広いバンドギャップのために、可視スペクトル範囲の大部分において大いに透過するということが分かっている。さらに良い透明性は、高バンドギャップを有するF8、TF8、ポリフルオロエーテル導電体 (要素5,777,009) などの半導電層が使用される場合、達成されることが可能である。ポリマー連鎖のアライメントは、光学的異方性を生じさせ、そのために、アライメント方向 ("11" で標識付けされるプロット) に平行に偏光される光は、アライメント方向 ("1" で標識付けされるプロット) に垂直に偏光される光よりも一層強く吸収される。光学的異方性は、さらに、ガラス製背面とバックライトとの間の増光器に垂直なポリマー連鎖のアライメント方向を方向付けることによって、TFの光学的透射性を増加するために、LEDディスプレイに使用されることが可能である。偏光された光のもとで、トランジスタ素子は、FRTの層の厚さが500Å以下である場合、可視光線においてほとんど無色である。PBDを含むTFのすべての他の層は、可視スペクトル範囲において低い光学的吸

収を有している。

#### [0204]

半導電層の光学的低吸収の別の利点は、可視光線に対する低下されたTF特性の光透過率である。アモルファスシリコンTFの場合、プラックマトリックスは、光とミミエーションのことで大きなオフ電流を防止するのに使用される必要がある。広いバンドギャップ半導体を有するポリマーTFの場合、TFを周囲光から、および、ディスプレイのバックライトから防止することを必要とされない。

#### [0205]

図19 (b) の構造は、さらに、TFのドライブ電圧が、ピクセル電極41の真下の十分なエリアを使用する大きなチャネル幅Wを有するソースドレイン電極の互いに組み合わされたアレイの作成によって、LEDディスプレイのドライブランジスタT1 (図18 (b)) に従って選んでいる。

#### [0206]

別の方法として、図17のポトムゲートTF構造は、さらに、上記の適用すべてに使用されることが可能である (図19 (c)) 。

#### [0207]

アクティブマトリックス回路の作成のための重要なテクノロジカル機能の1つは、PBD/PSS TFおよびピクセル電極2、3、6と、金属内部接続ライン43、44、41との間のコンタクトである。その強い機械性の性質のため、PBD/PSSは、アルミニウムなどの多数のコンモン無毒金属と腐食性が無い。アルミニウムは、PBD/PSSと接触して容易に酸化される。1つの可能な解決法は、内部接続ラインおよびピクセル電極43、44、41をインジウム酸化スズ(ITO)、あるいは、タンタル、タンタステン、および、他の耐化物金属、あるいは、この環境あるいは適切なバリア層の使用において一層の安定性を有する他の物質から作成することである。

#### [0208]

ディスプレイ適用の場合、さらに、上記に記述されるように、図19において10で示されている事前バターン形成された基板へのプリンテイングによって、細いチャネル差を有するTFを作ることが望ましい。

## 【0209】

アクテラアマトラックストラングスタ素子の類似の素子の構造は、  
 如圖されるビクセルエレメントが、ディスプレイエレメントでなく、例えば、ダイオ  
 イナミックスランダムアクセスメモリにおけるように、キャパシタであるいはダイオ  
 ードなどのメモリエレメントである場合、使用されることも可能である。

## 【0210】

導電性絶縁層に加えて、ITOのいくつかの他の層は、さらに、スクリーニング  
 ティングであるいはインクジェットプリント(CIP)などの直接プリンティング方法  
 によってパターン形成されることができ、図21(a) (斜線の部分は図1の  
 ように符号されている)は、半導体層4およびゲート絶縁層5の活性層インランド  
 が直接プリントされることができるとも素子を示している。この場合、ビアホールは  
 必要とされないが、接続は、適切なゲート電圧パターン6の直接プリンティング  
 によって行われることが可能である。アドレス指定ライン43あるいは内部接続  
 ライン44がオーバーラップするエリアにおいて、図21(a)において、図21(b)の薄いアイ  
 ランドは、電気絶縁を設けるべく、プリントされることができ、図21(b)

## 【0211】

上記に記述されるように形成される導電の素子は、1つの素子は、形成されて、  
 導電層によって内部接続されることができ、この素子は、シングルレベルか、  
 あるいは、1つのレベル以上かで形成されることができ、いくつかの素子は、絶  
 縁のトップの上に形成される。特に上記に記述されるような内部接続ストリッップお  
 よびビアホールを使用して、コンパクト回路配置が、形成される。

## 【0212】

インクジェットプリントされたトラングスタ、ビアホールおよび内部接続ライ  
 ンの作成のためにここに開示されるテクニクを使用して、インクジェットプリンティ  
 ングによって、一体化された電子回路を作ることができ、いくつかの素子は、絶  
 縁面領域および導電性表面領域のアレイを含むような層状に形成され、トランジ  
 スタのチャネル長および/または内部接続ラインの幅を規定するのに使用され  
 ることができる。その素子は、さらに、導電性の金属性内部接続ラインのアレイ

イを含むことができる。インクジェットプリンティングおよび回路からの通  
 路の折出の組合せを使用して、トラングスタ素子のアレイは、カスタムローケ  
 ションにおいて、カスタムチャネル幅で規定される。一体化した回路は、次に、  
 複数のトラングスタと、ビアホールおよび導電ラインのインクジェットプリン  
 ティングを使用する適切な内部接続との間に電気接続を形成することによって、  
 作られる。

## 【0213】

組み立てられた基板は、既にトラングスタ素子の1つ以上のコンポーネントを  
 含むことができることも可能である。その基板は、例えば、それれが少な  
 くとも1つの開孔した電層を有する完成した無層トラングスタ素子のアレイを含  
 有することができる。この場合、一体化した回路のインクジェット作成は、複数  
 回のトラングスタと、インクジェットプリントされたビアホール、内部接続ライ  
 ンおよび分層パッドを使用するシングルレベル、または、マルチレベル内部接  
 続の所出との間の電気接続の形成を備えている(図15(d)参照)。

## 【0214】

トラングスタ素子に加えて、電子回路は、さらに、ディスプレイ、メモリエ  
 メント、容易性エレメント、抵抗性エレメントなどの別の活性回路エレメントと  
 、パッシブ回路エレメントとを備えることができる。

## 【0215】

上記に記述されるテクニクを使用して、複数のトラングスタを有するユニッ  
 トが形成され、次に、溶液利用処理によって、増進のその他の使用のために精製  
 されることができ、例えば、ゲートアレイの形状で、図1(a)、(b)、あ  
 るいは、(c)に示されるタイプの複数のトラングスタ50を有する素子は、例  
 えば、プラスチックシール上に形成されることができ、図22)。ダイオード  
 あるいはキャパシタなどの別の素子は、さらに、シート上に形成されることがで  
 きる。次に、そのシートは、ビアホール52を形成するための適切な増進(例え  
 ば、メタノール)用のプリンティングヘッドと、導電トラック53を形成し、そ  
 して、ビアホールを充填するための適切な物質(例えば、PEDOT)とを有するイ  
 ンクジェットプリント内に配置される。インクジェットプリントは、シート上の

トランジスタのロケーションと構造とを認識する適切なプログラムまたはコンピュータの制御のもとに自動可能である。次に、ビアホール組成と内部接続ストラットとの組み合わせによって、インクジェットプリンタは、所望の方法でトランジスタを内部接続することによって、所望の電子機能あるいは論理機能を実行する回路を構成することが可能である。このテクノロジーは、その結果、小さく、費用のかからぬ素子を使用して、基板上に論理特性回路を構成することを可能とする。

#### [0216]

このような回路の適用の例は、アクティブ電子チップ、蒸着用素子および微細タグラのプリンティングのためである。チップあるいはタグラプリンティング素子は、それぞれが複数のトランジスタを維持する基盤を備えている複数の領域と、上記の領域を指し示すようにインクジェットプリンタを制御することが可能で、そして、チップの有効性機能を表す電子回路を決定することが可能なコンピュータを含んでいる。チップをプリントする必要があるとき、プリンティング素子は、ビアホールおよび/または導電性物質をプリントすることによって、適切な電子回路のための基盤を構成し、そのために、基板上のトランジスタが、適切な導電性物質がプリントされていることが可能であり、電気接続タグラ54、55を露出させる。チップは次に分配される。チップが、確認されると、インプットが、1つ以上のインプットターミナルに渡され、そして、1つ以上のアウトプットターミナルの回路のアウトプットが、その機能性を立証するべく駆動される。チップは、チップとしての使用に適合よくするために、フレキシブルなプラスチック基板上にプリントされることが好ましい。

#### [0217]

価格付けのため、あるいは、タグ付けのため他のユーザー定義回路は、類似の方法で作られることができる。回路の位置および読み取りは、さらに、例えば、無線周波数放射を用いるリモートプロベリングによって行われることができる (Physics World March 1999, page 31)。

#### [0218]

スタンダードレイアウトへの適切な単純なインクジェットプリンティングによって回路を製造するためのエンコーダーの可能性は、工場でデザインされた回路と比較して、かなりの増強されたフレキシビリティを与えることである。

#### [0219]

本発明は、前述の例示に限定されるものではない。本発明の範囲は、ここに記述される概念のすべての新案で、および/または発明力のある関係、または、ここに記述される特徴の発明力のある組み合わせを含む。

#### [0220]

本発明が、上記に述べられるあらゆる定義の範囲に限定することなく、特に、あるいは、明瞭に、あるいは、その場合のいずれかでここに開示されるすべての特徴、あるいは、特徴の組み合わせを含むことができるという事実に出発人は注意を引いている。前述の説明を鑑みて、様々な変更が本発明の範囲内で行われることができることは当業者には明らかである。

#### [図面の簡単な説明]

[図1] 溶液処理された全ポリマーTfの真空中素子構成を示す。

[図2] F8T2活性層、PVPターミナル絶縁層、およびPEDOT/PSSターミナル電極を有する図1cによるポリマーTfの伝導特性を示す。

[図3] 装置(a)およびおよそ50℃で付着されたF8T2活性層、PVPターミナル絶縁層、およびPEDOT/PSSターミナル電極を有する図1cによるポリマーTfの伝導特性を示す。

[図4] 図1(a)におけるようなF8T2絶縁バリアおよびPVP表面修正層を含むF8T2の全ポリマーTfの出力(a)および伝導特性(b)を示す。

[図5] TPB(a)およびポリスチレン(b)の分散バリアおよびPVP表面修正層を有する図1(a)におけるようなF8T2の全ポリマーTfの伝導特性を示す。

[図6] 露出されたガラス基板上に直接印刷されたF8T2活性層およびソーラードレイン電極を有する図1(a)による全ポリマーTfの光学顕微鏡写真を示す。

【図7】 基板表面を導電性領域および絶水性領域へのパターン化による小さいチャネル受および小さい重層キャパクタンスを有するTFTの製造を示す。

【図8】 導電性ポリイミドバンパの近くのPEDOT/PSSソース/ドレイン電極のI/P付着後の $L = 2.0 \mu\text{m}$  (a) および $L = 5 \mu\text{m}$  (b) を有するトランジスタのチャネル領域の光学顕微鏡写真を示す。

【図9】 ポリイミドバンパの近くのインクドロップレットの付着中撮影された光学顕微鏡写真を示す。

【図10】 図7 (c) におけるように形成され、 $L = 2.0 \mu\text{m}$  および $7 \mu\text{m}$  のそれぞれを有するトランジスタの出力および伝達特性を示している。

【図11】 図7 (c) におけるように形成され、 $L = 2.0 \mu\text{m}$  および $7 \mu\text{m}$  のそれぞれを有するトランジスタの出力および伝達特性を示している。

【図12-1】 インクドロップレットの直徑によって決まるビアホールの外徑および内徑の連続付着によりビアホールを形成する工程の (a) DekTakプロファイル測定および (b) 光学顕微鏡写真の概略図である。

【図12-2】 ビアホールの外徑および内徑とインクジェットの液滴の直徑とPVP層の厚さの関係を示す面である。

【図13】 底層PEDOT電極および上部電極を有するビアホールを通る電流・電圧特性を示す。

【図14】 ビアホールを製造する異なる工程を示す。

【図15】 ロジックインバータ (デプレッション負荷 (a)、エンハンスメント負荷 (b) および伝達負荷 (c) および多レベル内部接続方式 (d) のようなビアホールの応用を示す。

【図16】 2つのトランジスタの異なるサイズ $W/L$ の比を有する印刷された全ポリマーTFTで製造される図1 (a) におけるようなエンハンスメント負荷インバータの特性を示す。

【図17】 他の底層ゲート電極構造を示す。

【図18】 ディスプレイあるいはメモリ素子が電圧 (a) あるいは電流 (b) によって駆動されるアクティブマトリックスピクセルの概略図を示す。

【図19】 アクティブマトリックスのピクセルの可能な構成を示す。

【図20】 整列されたP812 TFTの偏光された光学吸収を示す。

【図21】 (a) 半導電性層および絶縁層の印刷によって製造されるパターン化された活性層アイランドを有するポリマーTFTおよび印刷された絶縁アイランドによって分離された導電性内部接続路間の重層領域を示す。

【図22】 ユーザ指定の電子回路を製造するためにI/P内部接続部の網によって接続されるトランジスタ素子のマトリックスを示している。

【図1】

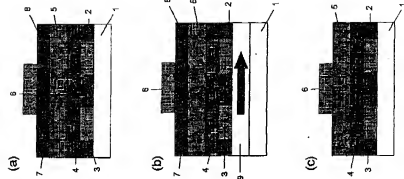


FIG. 1

【図 2】

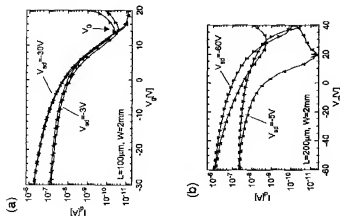
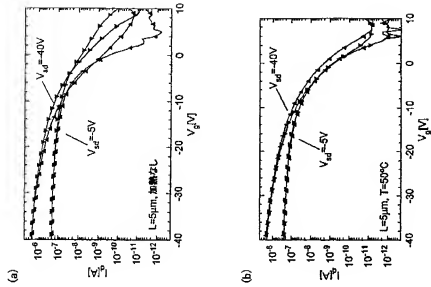


FIG. 2

【図 3】





【図4】

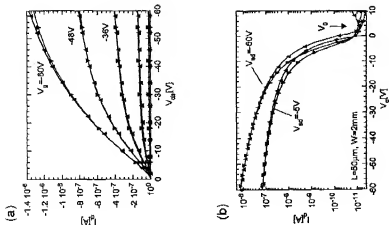
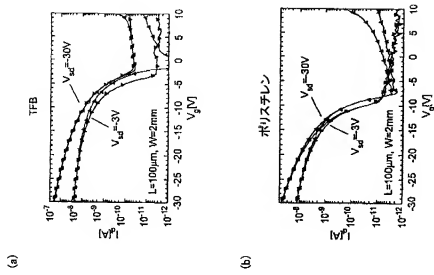


FIG. 4

【図5】



【図6】

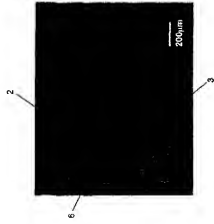
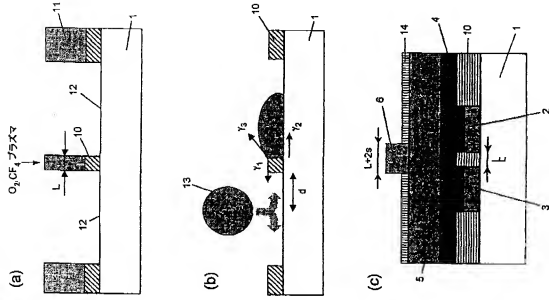


FIG. 6

【図7】



【図8】

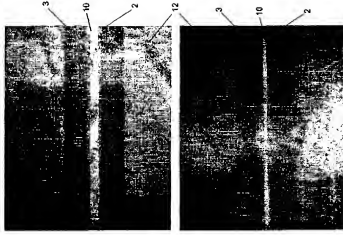


FIG. 8

【図9】

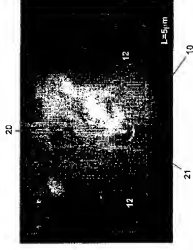


FIG. 9

[図 11]

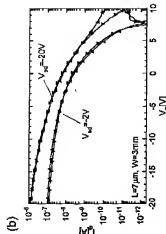
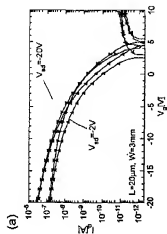


FIG. 11

[図 10]

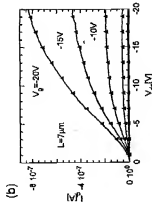
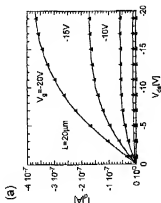
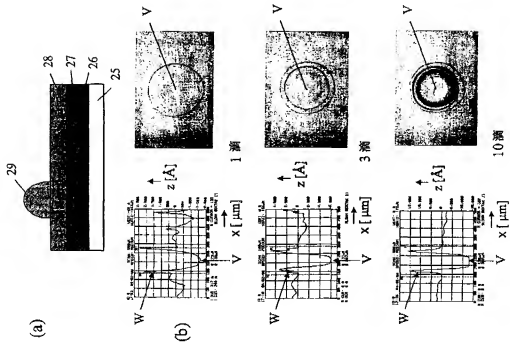
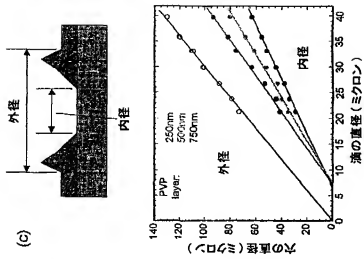


FIG. 10

【図12-1】



【図12-2】



【図13】



【図14】

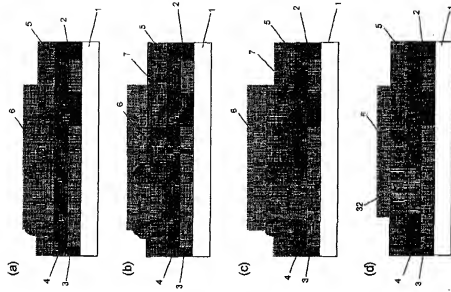
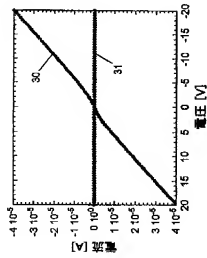
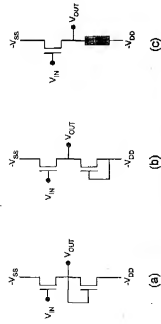


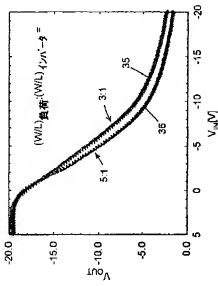
FIG. 14



【図15】



【図16】



【図17】

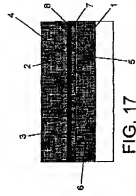


FIG. 15



(d)

FIG. 17







## フロントページの続き

(6)指定国 EP(AT, BE, CH, CY,

DE, DK, ES, FI, FR, GB, GR, IE, I

T, LU, MC, NL, PT, SE, TR), OA(BF

, BJ, CF, CG, CI, CM, GA, GN, GW,

ML, MR, NE, SN, TD, TG), AP(GH, G

M, RE, LS, MW, MZ, SD, SL, SZ, TZ

UG, ZW), EA(AL, AZ, BY, KG, KZ,

MK, RU, UA, ZM, ZW), AG(AL, AM,

AT, AU, AZ, BA, BB, BG, BV, B

Z, CA, CH, CN, CR, CZ, DE, DK,

DM, DZ, EE, ES, FI, GB, GD, GE,

GH, GM, GR, HU, ID, IL, IN, IS, J

P, KE, KG, KP, KR, KZ, LC, LK, LR

, LS, LT, LU, LV, MA, MD, MG, MK,

MN, MW, MX, MZ, NO, NZ, PL, PT, R

O, RU, SD, SE, SG, SI, SK, SL, TJ

, TM, TR, TT, TZ, UA, UG, US, UZ,

VN, YU, ZA, ZW

(7)発明者 川原 健夫

イギリス国 ケンブリッジ シービー3

8 エイチワイイー インターナショナル

Fターム(参考) 4E04 A09 D01

5F01 A02 B01 B65 C05 D02

E01 E02 E04 F01 F02

G05 G01 H01 H02 H03

G06